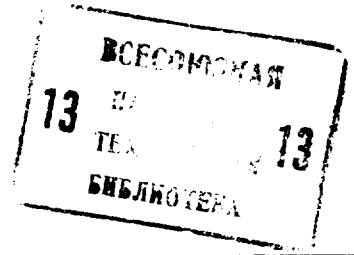




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 4146381/24-24
  - (22) 13.11.86
  - (46) 30.04.88. Бюл. № 16
  - (71) Минский радиотехнический институт
  - (72) В. С. Жук
  - (53) 681.3(088.8)
  - (56) Электроника, 1977, № 5, с. 26.
- Авторское свидетельство СССР  
№ 1141415, кл. G 06 F 11/26, 1981.

## (54) СИГНАТУРНЫЙ АНАЛИЗАТОР

(57) Изобретение относится к вычислительной технике и может быть использовано для контроля и диагностики цифровых устройств. Целью изобретения является по-

вышение достоверности контроля. Сигнатурный анализатор содержит сумматор 1 по модулю два, регистр 2 сдвига, элемент 3 ИСКЛЮЧАЮЩЕЕ ИЛИ, три блока индикации 4-6, три триггера 7-9, два элемента И 10, 11, элемент 12 задержки, узел 13 формирователей импульсов, дешифратор 14 состояния и два счетчика 15, 16. Предлагаемый сигнатурный анализатор позволяет контролировать наличие и количество асинхронных импульсов, а также наличие и количество переходов контролируемого сигнала из третьего состояния в бинарное и обратно, что увеличивает достоверность контроля по сравнению с прототипом. 3 вл.

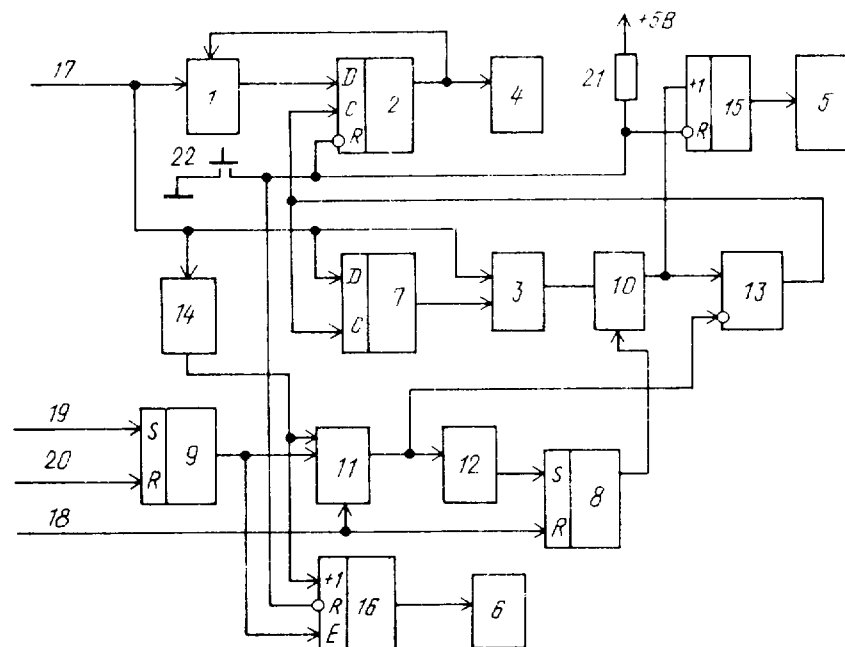


Fig. 1

Изобретение относится к вычислительной технике и может быть использовано для контроля и диагностики цифровых устройств.

Целью изобретения является повышение достоверности контроля.

На фиг. 1 представлена функциональная схема сигнатурного анализатора, на фиг. 2 — схема узла формирователей импульсов; на фиг. 3 — временные диаграммы его работы.

Сигнатурный анализатор (фиг. 1) содержит сумматор 1 по модулю два, регистр 2 сдвига, элемент ИСКЛЮЧАЮЩЕЕ ИЛИ 3, первый 4, второй 5 и третий 6 блоки индикации, первый 7, второй 8 и третий 9 триггеры, первый 10 и второй 11 элементы И, элемент 12 задержки, узел 13 формирователей импульсов, дешифратор 14 состояния, первый 15 и второй 16 счетчики, информационный вход 17, синхровход 18, вход 19 приема сигнала «Пуск», вход 20 приема сигнала «Стоп», резистор 21 и кнопку 22 «Сброс» (две последние позиции даны в качестве варианта конкретной реализации цепи сброса анализатора).

Узел формирователей импульсов содержит два формирователя 23, 24 и элемент ИЛИ 25. Формирователь импульсов содержит емкость 26, резистор 27 и диод 28.

Перед началом работы анализатора производится сброс в нулевое состояние регистра 2 сдвига, первого 15 и второго 16 счетчиков путем нажатия кнопки 22 «Сброс» (фиг. 1). На информационный вход 17 анализатора поступает контролируемая последовательность логических состояний (фиг. 2г), а на синхровход 18 — синхросигналы, передний фронт которых соответствует основным моментам смены логического состояния контролируемого блока (фиг. 2д), устанавливающие в «0» второй триггер 8.

Работа сигнатурного анализатора происходит следующим образом.

По сигналу «Пуск» (фиг. 2а) третий триггер 9 устанавливается в «1» (фиг. 2в). На выходе дешифратора 14 состояния присутствует логическая единица (поскольку на входе 17 анализатора нет третьего состояния). Синхримпульс с входа 18 анализатора (фиг. 2д) проходит через второй элемент И 11 (на других его входах логические единицы), поступает на вход элемента 12 задержки и второй вход узла 13 формирователей импульсов. По переднему фронту этого синхримпульса на выходе узла 13 будет сформирован короткий импульс, который записывает входную информацию в первый триггер 7 (фиг. 2и) и производит сдвиг в регистре 2 с записью в его младший разряд информации, которая является суммой по модулю два входной информации с входа 17 и значений соответствующих разрядов регистра 2 сдвига, включенных в обратную связь. Элемент 12 задержки задерживает синхримпульс со своего входа

на время, необходимое для выполнения записи в первый триггер 7, после чего второй триггер 8 устанавливается в «1». В этом состоянии он будет находиться до момента прихода следующего синхримпульса

с входа 18 анализатора, что соответствует интервалу времени между моментом установления (окончания) переходных процессов и подачей следующего воздействия (фиг. 2ж). Если в этот промежуток времени происходит смена состояния на входе 17 анализатора, т.е. возникает асинхронный фронт, то на выходе элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 3 появляется единичный импульс, который после прохождения через первый элемент И 10 добавляет единицу в первый счетчик 15 и поступает на первый вход узла 13 формирователей импульсов. По переднему фронту этого импульса на выходе узла 13 формируется короткий импульс (фиг. 2е), который записывает входную информацию с входа 17 анализатора в первый триггер 7 и производит сдвиг в регистре 2 (т.е. один дополнительный такт формирования сигнатуры).

Если на информационном входе 17 анализатора появляется сигнал, соответствующий третьему состоянию, то вырабатывается низкий уровень на выходе дешифратора 14 состояния (фиг. 2з), который запрещает прохождение синхримпульсов через второй элемент И 11 и прибавляет единицу во второй счетчик 16. При этом регистр 2 сдвига продолжает оставаться в состоянии, предшествовавшем появлению сигнала третьего состояния.

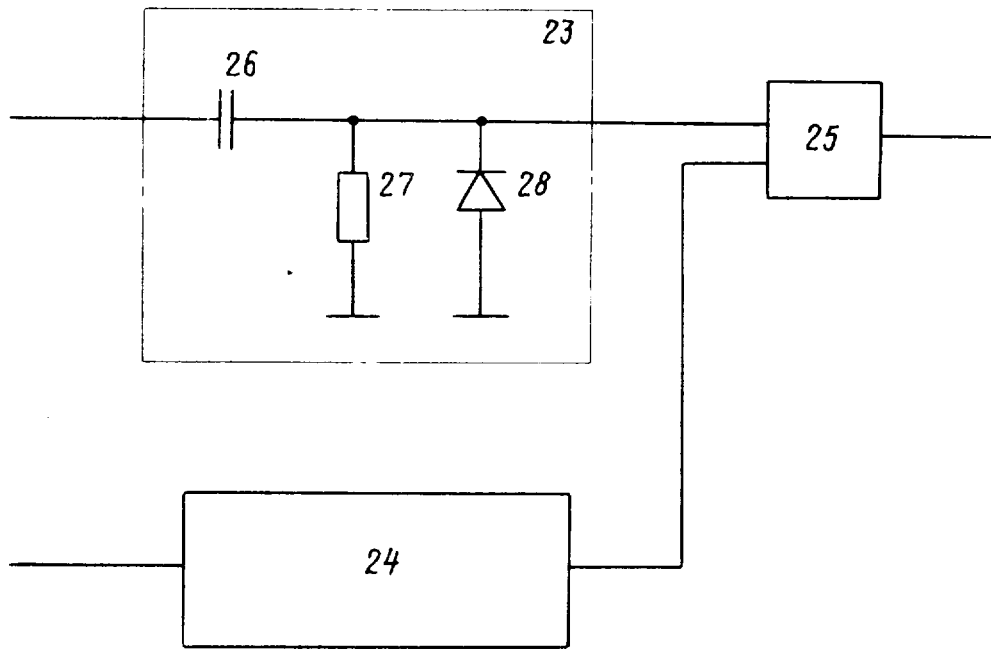
Если, например, при неисправности третье состояние сменяется одним из бинарных уровней, то на выходе дешифратора 14 состояния снова «1», вырабатываются синхримпульсы на элементе И 11, продолжается формирование сигнатуры, и результирующая сигнатура в этом случае отличается от эталонной. Ввод последовательности сменяемых логических состояний в регистр 2 сдвига прекращается по сигналу «Стоп» (фиг. 2б), который переводит третий триггер 9 в нулевое состояние, запрещая прохождение синхросигналов через второй элемент И 11, после чего на блоках 4, 5, 6 индикации отображаются некоторые числа, причем сигнатура из первого блока 4 индикации может совпадать с эталонной, но отличие кодов во втором 5 или третьем 6 блоках индикации указывает на то, что при контроле произошел сбой контролируемого элемента.

#### Формула изобретения

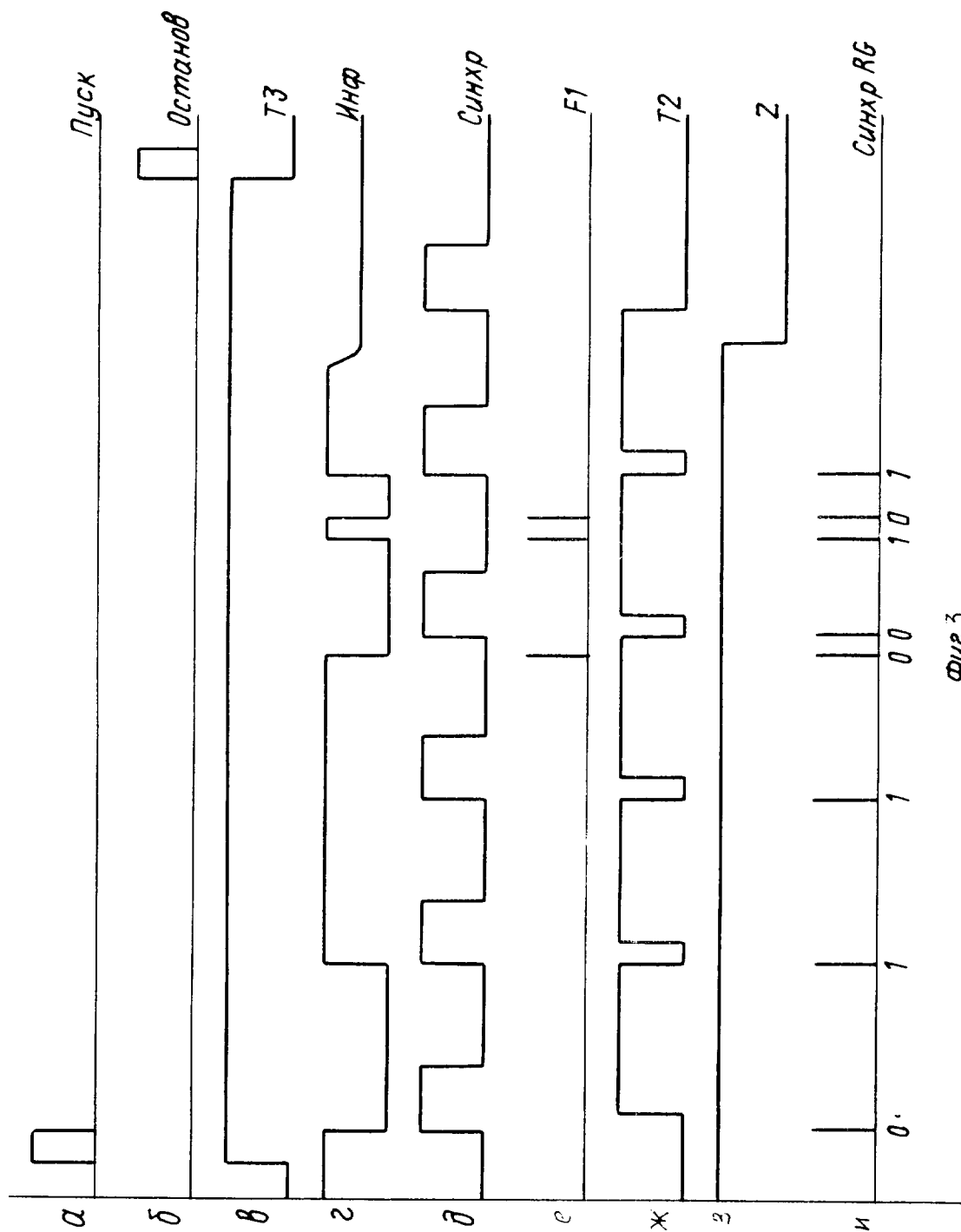
Сигнатурный анализатор, содержащий сумматор по модулю два, регистр сдвига, элемент ИСКЛЮЧАЮЩЕЕ ИЛИ, два блока индикации, три триггера, первый элемент И и элемент задержки, причем информационный вход анализатора соединен

с информационным входом первого триггера и первыми входами сумматора по модулю два и элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, второй вход и выход которого соединены соответственно с выходом первого триггера и первым входом первого элемента И, синхровход первого триггера объединен с синхровходом регистра сдвига, группа разрядных выходов которого соединена с группой входов первого блока индикации, группа выходов регистра сдвига, определяемая видом образующего полинома, соединена с группой входов сумматора по модулю два, выход которого соединен с информационным входом регистра сдвига, синхровход анализатора соединен с нулевым входом второго триггера, вход сброса анализатора соединен с входом сброса регистра сдвига, отличающийся тем, что, с целью повышения достоверности контроля, анализатор содержит второй элемент И, узел формирователей импульсов, дешифратор состояния, два счетчика и третий блок индикации, причем входы «Пуск» и «Стоп» анализатора соединены соответственно с единичным и нулевым входами третьего триггера,

выход которого соединен с первым входом второго элемента И и входом разрешения счета второго счетчика, счетный вход которого соединен с вторым входом второго элемента И и подключен к выходу дешифратора состояния, вход которого соединен с информационным входом анализатора, группа выходов второго счетчика соединена с группой входов третьего блока индикации, третий вход второго элемента И соединен с синхровходом анализатора, выход второго элемента И соединен с первым входом узла формирователей импульсов и входом элемента задержки, выход которого соединен с единичным входом второго триггера, выход которого соединен с вторым входом первого элемента И, выход которого подключен к второму входу узла формирователей импульсов и счетному входу первого счетчика, группа разрядных выходов которого подключена к группе входов второго блока индикации, входы сброса первого и второго счетчиков объединены и подключены к входу сброса анализатора, выход узла формирователей импульсов соединен с синхровходом регистра сдвига.



Фиг. 2



Фиг. 3

Редактор А. Маковская  
 Заказ 1808/53  
 ВНИИПИ Государственного комитета СССР по делам изобретений и открытий  
 113035, Москва, Ж 35, Раушская наб., д. 4/5  
 Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4

Составитель С. Старчихин  
 Техрд И. Верес  
 Тираж 704

Корректор В. Гирняк  
 Подписное