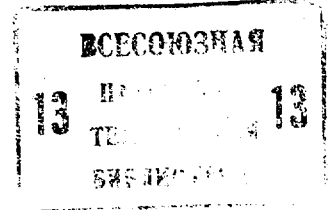




(51)4 G 05 F 1/56

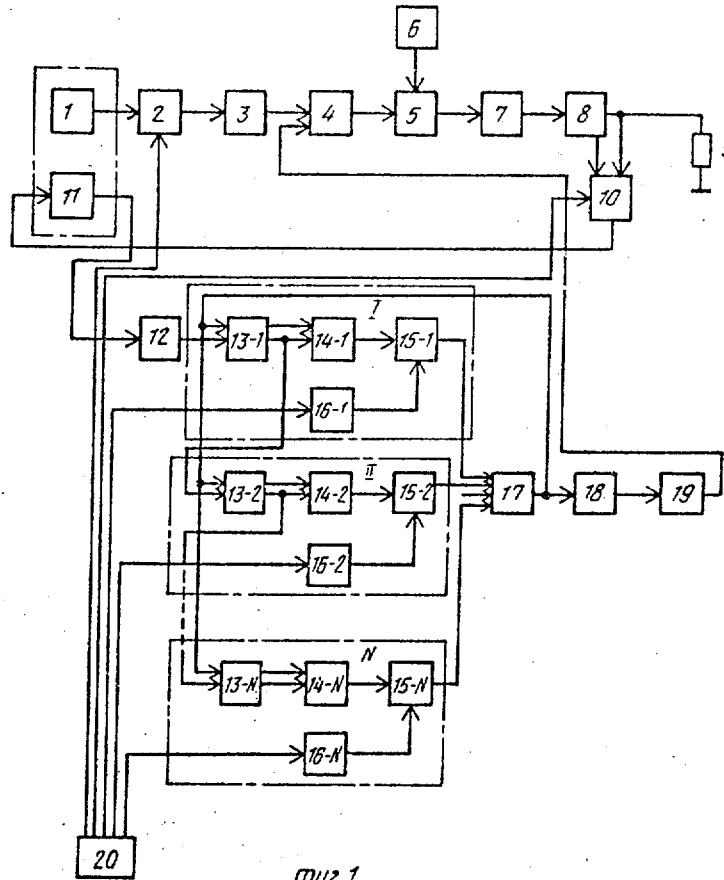
ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ



ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4074681/24-07
(22) 10.06.86
(46) 07.12.87. Бюл. № 45
(71) Минский радиотехнический институт
(72) А.П.Кузнецов, В.В.Торопов
и Л.Ю.Шилин
(53) 621.316.722.1(088.8)
(56) Авторское свидетельство СССР
№ 414578, кл. G 05 F 1/56, 1974.
Авторское свидетельство СССР
№ 387349, кл. G 05 F 1/56, 1973.

(54) РЕГУЛИРУЕМЫЙ ИСТОЧНИК ПИТАНИЯ
(57) Изобретение относится к электро-
технике, в частности может быть при-
менено в измерительных комплексах для
управления и выбора ряда напряжений
или токов. Целью изобретения являет-
ся расширение функциональных возмож-
ностей, а именно получение ряда на-
пряжений или токов с высокой точно-
стью взаимного соотношения их величин.
Регулируемый источник питания работа-
ет по принципу сравнения частот опор-



ного 1 и управляемого 11 генераторов. Величина управляющего напряжения усилителя 5 мощности пропорциональна разности фаз сигналов, поступающих на фазовый детектор 4 от опорного 1 и управляемого 11 генераторов. Высокочастотная сетка напряжений или токов создается рядом делителей в прямой цепи и цепи обратной связи. Количе-

ство градаций напряжений или токов зависит от разрядности делителей в цепи обратной связи. С помощью цифрового устройства 20 ввода, а также дешифраторов 14 и 16 и коммутаторов 15 в источнике предусмотрена возможность изменения режимов работы, а также установка дискретных значений напряжений или токов с заданным шагом. 2 ил.

1

Изобретение относится к электротехнике и может быть использовано в устройствах автоматики, вычислительных устройствах, радиоустройствах, в измерительных комплексах для формирования токов или напряжений заданной величины.

Целью изобретения является расширение функциональных возможностей.

На фиг. 1 приведена схема регулируемого источника питания; на фиг. 2 - временные диаграммы, поясняющие его работу.

Регулируемый источник питания состоит из генератора 1 опорных колебаний, подключенного к делителю 2 опорной частоты, соединенного с первым формирующим устройством 3, которое соединено последовательно с первым входом фазового детектора 4, выход фазового детектора соединен с усилителем 5 мощности, который подключен к источнику 6 питания, выход усилителя 5 мощности соединен с ДЛС-фильтром 7, на выходе которого включен датчик 8 тока, соединенный последовательно с нагрузкой 9, выход датчика 8 тока включен на первый вход коммутатора 10, а нагрузка соединена с вторым входом коммутатора 10 режима работы, выход коммутатора 10 режима работы соединен с входом генератора 11 управляемого напряжением, а выход генератора, управляемого напряжением, последовательно соединен с входом умножителя 12 частоты, выход умножителя 12 частоты соединен с входом двоично-десятичного счетчика 13-1, двоично-десятичных счетчиков 13-2, ..., ..., 13-N; дешифраторов преобразователей двоично-десятичного кода в де-

2

сятичный 14-1, 14-2, ..., 14-N; коммутаторов 15-1, 15-2, ..., 15-N; дешифраторов, преобразователей двоично-десятичного кода в десятичный 16-1, 16-2, ..., 16-N; схемы И-НЕ 17; инвертора 18, второго формирующего устройства 19; цифрового устройства 20 ввода (клавишное устройство ввода).

В обратной связи устройства включен программируемый счетчик, состоящий из n -ячеек деления: ячейка младшего разряда (блок I) - 13-1, 14-1, 15-1, 16-1; вторая ячейка деления (блок II) - 13-2, 14-2, 15-2, 16-2, ..., ..., n -я ячейка деления (блок N) - 13-N, 14-N, 15-N, 16-N.

Количество ячеек деления выбирается исходя из требуемого шага перестройки выходной координаты, а также из требуемой точности соотношения генерируемых напряжений (токов).

Четвертый выход двоично-десятичного счетчика 13-1 последовательно включен с входом двоично-десятичного счетчика 13-2, а четвертый выход двоично-десятичного счетчика 13-2 - с входом n -го двоично-десятичного счетчика 13-N, причем четыре информационных выхода двоично-десятичного счетчика 13-1 соответственно подключены к четырем входам дешифратора 14-1, выходы которого последовательно соединены с входом коммутатора 15-1 (аналогично устроены блоки II, ..., N), выходы коммутаторов поступают на схему И-НЕ 17, причем выход схемы И-НЕ включен на входы установки нуля двоично-десятичных счетчиков 13-1, 13-2, ..., 13-N, а также на выход инвертора 18, причем выход инвертора соединен последовательно с входом

второго формирующего устройства 19, которое подключено к второму входу фазового детектора 4, причем управляющие выходы цифрового устройства 20 ввода подключены к входам дешифратора 16-1, 16-2, ..., 16-N, выходы дешифратора 16-1, 16-2, ..., 16-N - к управляющим входам коммутаторов 15-1, 15-2, ..., 15-N, а один выход цифрового устройства 20 ввода поступает на управляющий вход коммутатора 10 режима работы, также с цифрового устройства 20 ввода четыре информационных выхода поступают на четыре входа управления делителя 2 опорной частоты.

Устройство работает следующим образом.

Выходное напряжение (фиг. 2) усилителя 5 мощности, сглаженное ДЛС-фильтром 7 через датчик 8 тока, подается в нагрузку 9 и через коммутатор 10 воздействует на генератор 11, управляемый напряжением, частота которого зависит от величин выходного напряжения (тока) и изменяется при изменении последнего. Частота генератора 11, управляемого напряжением, изменяется пропорционально цифровому коду, поступающему с цифрового устройства 20 ввода, и через второе формирующее устройство 19 (фиг. 2) поступает на второй вход фазового детектора 4. Генератор 1 опорных колебаний генерирует сигнал, который через делитель 2 опорной частоты и первое формирующее устройство 3 (фиг. 2а) поступает на первый вход фазового детектора 4. Фазовый детектор 4 путем сравнения выделяет сигнал ошибки (фиг. 2), пропорциональный фазовому рассогласованию входных сигналов. Сигнал ошибки воздействует на усилитель 5 мощности. С целью повышения стабильности выходного напряжения (тока) генератор 1 опорных колебаний и генератор 11, управляемый напряжением, выполнены на одном кристалле.

Рассмотрим работу цепи обратной связи стабилизатора.

Сигнал, поступающий с генератора 11, управляемого напряжением, подается на вход умножителя 12 частоты. Сигнал повышенной частоты с выхода умножителя 12 частоты (фиг. 2д) поступает на вход двоично-десятичного счетчика 13-1, который воздействует на дешифратор 14-1, а также на двоично-десятичный счетчик 13-2. На выходах дешифратора 14-1 (фиг. 2е-л) по-

лучаются импульсы напряжения, сдвинутые один относительно другого по фазе. С цифрового устройства 20 ввода двоично-десятичный код поступает на дешифратор 16-1, который управляет коммутатором 15-1. Коммутатор производит включение заданного выхода дешифратора 14-1 (фиг. 2б). Выход коммутатора 15-1 соединен с многоходовой схемой И-НЕ 17, Блоки 13-1, 14-1, 15-1, 16-1 представляют собой ячейку деления младшего разряда (блок I). Ячейки высших разрядов 13-2, 14-2, 15-2, 16-2 (блок II), 13-N, 14-N, 15-N, 16-N (блок N) работают аналогично и включены последовательно. Выходы коммутаторов 15-1, 15-2, ..., 15-N (фиг. 2б, в, г) подключены к входам схемы И-НЕ 17. Выходной сигнал схемы И-НЕ 17 (фиг. 2х) устанавливает в нуль двоично-десятичные счетчики 13-1, 13-2, ..., 13-N ячеек деления, а также поступает на вход инвертора 18, включенного последовательно с вторым формирующим устройством 19. Сигнал с второго формирующего устройства 19 (фиг. 2) поступает на вход фазового детектора 4.

Для создания более устойчивого режима работы стабилизатора цифровое устройство 20 ввода производит переключение коэффициента деления в делителе 2 опорной частоты совместно с переключением коэффициентов деления в ячейках деления цепи обратной связи. Если стабилизатор работает в режиме стабилизации тока, управляющий сигнал с цифрового устройства 20 ввода производит переключение коммутатора 10 режима работы, а сигнал с датчика тока поступает на вход генератора 11, управляемого напряжением.

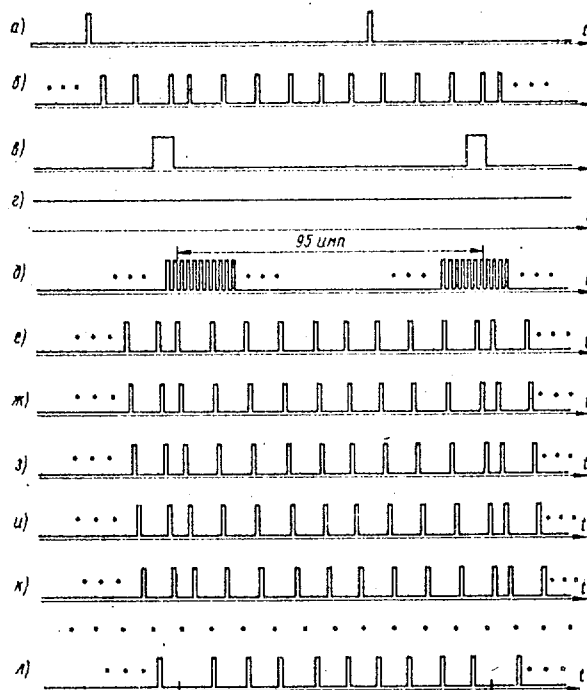
Таким образом, предлагаемый источник питания обладает расширенными функциональными возможностями, т.е. позволяет дискретно изменить выходное напряжение или ток с требуемым шагом дискретизации в соответствии с кодовым набором цифрового устройства ввода, а также обеспечивает формирование ряда напряжений или токов с точным взаимным соотношением величин.

Ф о р м у л а и з о б р е т е н и я

Регулируемый источник питания, содержащий генератор опорных колебаний, фазовый детектор, выходом подключенный к входу управления усили-

теля мощности, вход питания которого подключен к входным клеммам, а выход подсоединен к входу DLC-фильтра, генератор, управляемый напряжением, и выходные клеммы, отличающиеся тем, что, с целью расширения функциональных возможностей, в него введены первые и вторые формирующие узлы, выходами подключенные соответственно к первому и второму входам фазового детектора, датчик тока, включенный между выходом DLC-фильтра и выходными клеммами, делитель опорной частоты, вход которого соединен с выходом генератора опорных колебаний, а выход — с входом первого формирующего узла, а также коммутатор режима работы, соединенный первым входом с выходом датчика тока, а вторым входом — с выходными клеммами, причем выход коммутатора режима работы соединен с входом генератора, управляемого напряжением, а выход генератора, управляемого напряжением, включен на вход введенного умножителя частоты, а также N ячеек деления, первые входы которых подключены к соответствующим выходам цифрового узла ввода, первые выходы подсоединены к входам введенного элемента

И-НЕ, выход которого подключен к входу введенного инвертора и вторым входам ячеек деления, третий вход первой из введенных ячеек деления подключен к выходу умножителя частоты, а третьи входы последующих N-1 ячеек деления подключены к вторым входам предыдущих ячеек деления, выход инвертора подключен к входу второго формирующего узла, управляющие входы делителя опорной частоты и коммутатора подключены соответственно к N+1 и N+2 выходам цифрового узла ввода, причем каждая ячейка деления включает в себя последовательно соединенные двоично-десятичный счетчик, первый дешифратор и коммутатор, выход которого подключен к первому выходу ячейки деления, а также второй дешифратор, вход которого подключен к первому входу ячейки деления, а выход подключен к второму входу коммутатора ячейки деления, первый и второй входы двоично-десятичного счетчика подключены соответственно к второму и третьему входам ячейки деления, а выход последнего разряда упомянутого двоично-десятичного счетчика подсоединен к второму выходу ячейки деления.



Фиг. 2

ВНИИПИ Заказ 5997/48 Тираж 863 Подписное

Произв.-полигр. пр-тие, г. Ужгород, ул. Проектная, 4