



ГОСУДАРСТВЕННЫЙ КОМИТЕТ  
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ  
ПРИ ГКНТ СССР

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

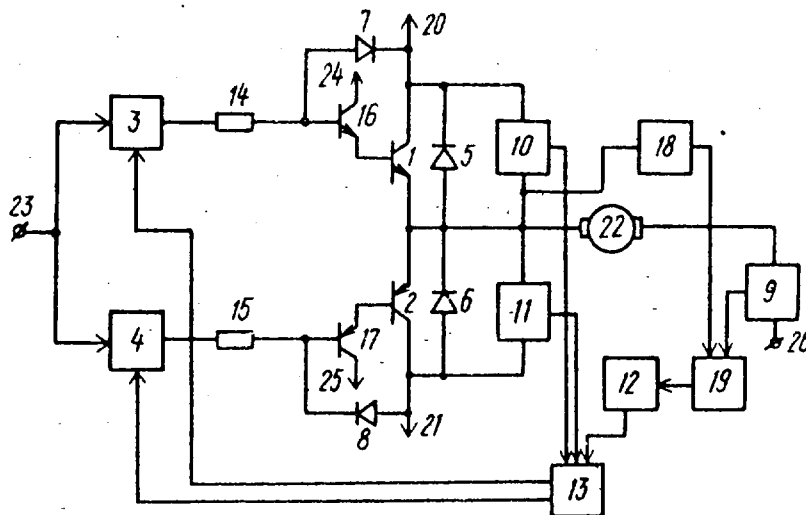
К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

1

(61) 1487169  
(21) 4723110/21  
(22) 24.07.89  
(46) 30.07.91, Бюл. № 28  
(71) Минский радиотехнический институт  
(72) А.В. Коломенцев, С.А. Курбат, В.В. Хрен  
и В.В. Атрашкевич  
(53) 621.382 (088.8)  
(56) Авторское свидетельство СССР  
№ 1487169, кл. Н 03 К 17/60, 1987.

2

(54) КОММУТАТОР  
(57) Изобретение относится к импульсной технике и может быть использовано в устройствах управления электроприводами постоянного тока. Цель изобретения – повышение надежности работы за счет устранения сквозных токов в режиме обрыва нагрузки, для чего в устройство введены усилитель 18 и сумматор 19. Устройство содержит силовые транзисторы 1 и 2, управляющие транзисторы 16, 17, управляемые ключи 3, 4, диоды 5–8, датчик 9 тока, пороговые элементы 10–12, логический блок 13, резисторы 14, 15, 1 и ил.



Изобретение относится к импульсной технике, может быть использовано в устройствах управления электроприводами постоянного тока и является дополнительным к авт. св. № 1487169.

Цель изобретения – повышение надежности работы за счет устранения сквозных токов в режиме обрыва нагрузки.

На чертеже представлена схема коммутатора.

Устройство содержит первый и второй силовые транзисторы 1 и 2, первый и второй управляемые ключи 3 и 4, первый и второй блокирующие диоды 5 и 6, первый и второй управляющие диоды 7 и 8, датчик 9 тока, первый, второй и третий пороговые элементы 10 – 12, логический блок 13, первый и второй резисторы 14 и 15, первый и второй управляющие транзисторы 16 и 17, усилитель 18, сумматор 19, транзисторы 1 и 16 – одного типа проводимости, транзисторы 2 и 17 – другого типа проводимости, коллекторы транзисторов 1 и 2 подключены соответственно к первой и второй шинам 20, 21 первого источника питания, а их эмиттеры объединены, диоды 5 и 6 включены параллельно коллекторно-эмиттерным переходам транзисторов 1 и 2 соответственно, первый вход датчика 9 соединен с первым выводом нагрузки 22, первые входы ключей 3 и 4 подключены к входной шине 23, эмиттеры транзисторов 16 и 17 соединены соответственно с базами транзисторов 1 и 2, коллекторы транзисторов 16 и 17 подключены соответственно к первой и второй шинам 24 и 25 второго источника питания, база транзистора 16 соединена с первым выводом диода 7 и через резистор 14 – с выходом ключа 3, база транзистора 17 соединена с первым выводом диода 8 и через резистор 15 – с выходом ключа 4, вторые выводы диодов 7 и 8 соединены соответственно с коллекторами транзисторов 1 и 2, которые подключены к первым входам пороговых элементов 10 и 11 соответственно, вторые входы которых объединены и соединены с эмиттерами транзисторов 1 и 2 и вторым выводом нагрузки 22, выходы пороговых элементов 10 и 11 соединены соответственно с первым и вторым входами логического блока 13, третий вход которого подключен к выходу порогового элемента 12, вход которого через сумматор 19 соединен с выходом датчика 9, второй вход которого подключен к общей шине 26 первого источника питания, первый и второй выходы логического блока 13 соединены с вторыми входами соответственно ключей 3 и 4, второй вход сумматора 19

через усилитель 18 подключен к эмиттерам транзисторов 1 и 2.

Коммутатор работает следующим образом.

- 5 В начальный момент времени на коммутатор подается напряжение питания, а на входную шину 23 поступает, например, напряжение положительной полярности. В этот момент времени транзисторы 1 и 2 закрыты, а ток в активно-индуктивной нагрузке 22 равен нулю. В результате этого на выходах первого 10, второго 11 и третьего 12 пороговых элементов сформированы логические сигналы высокого уровня. При этом на первом и втором выходах логического блока 13 формируются логические сигналы низкого уровня, которые через первый 3 и второй 4 ключи обеспечивают подключение выхода шины 23 к базам транзисторов 16 и 17. Сигналом положительной полярности через ключ 4 удерживается в закрытом состоянии транзистор 17 и транзистор 2, а через ключ 3 открывается транзистор 16. В результате этого базовый вывод транзистора 1 подключается к плюсовой шине 24 второго источника, что обеспечивает форсированное включение транзистора 1. При открывании транзистора 1 открывается диод 7, за счет которого транзистор 16 поддерживает величину базового тока транзистора 1 на границе зоны насыщения. В результате этого активно-индуктивная нагрузка 22 подключается к положительной шине 20 первого источника питания и через нее начинает протекать ток. При уменьшении напряжения питания на коллекторно-эмиттерном переходе первого порогового элемента 10 формируется уровень логического "0". Это приводит к появлению высокого логического уровня на втором выходе логического блока 13, который через ключ 4 отключает входную шину 23 от базового вывода транзистора 16 и формирует на выходе ключа 4 напряжение положительной полярности. Под действием этого напряжения транзистор 17 и транзистор 2 закрыты. При появлении сигнала отрицательной полярности на входной шине 23 закрывается транзистор 1, а транзистор 17 и транзистор 2 удерживается в закрытом состоянии положительным сигналом с выхода ключа 4. Ток активно-индуктивной нагрузки 22 за счет ЭДС самоиндукции начинает протекать через диод 6, а результате чего на выходе первого порогового элемента 10 формируется высокий логический уровень, на выходе второго порогового элемента 11 – низкий. На вход третьего порогового элемента 12 поступает сигнал, равный сумме

сигналов с выхода датчика 9 тока и усилителя 18.

На втором выходе логического блока 13 формируется логический сигнал низкого уровня, под действием которого к базовому выводу транзистора 17 подключается входная шина 23. Транзистор 17 и транзистор 2 удерживаются в закрытом состоянии напряжением на открытом диоде 6, прикладываемом к базе транзистора 17 через диод 8. В момент времени, когда сигнал на выходе сумматора 19 становится меньше нуля, происходит переключение третьего порогового элемента 12 (на его выходе формируется уровень логического "0"). На первом выходе логического блока 13 формируется логический сигнал высокого уровня, а второй его выход остается в прежнем состоянии (логический сигнал низкого уровня). В результате этого на выходе ключа 3 формируется напряжение отрицательной полярности, которое удерживает транзистор 16 и транзистор 1 в закрытом состоянии. При достижении током через диод 6 нулевого значения (закрывается диод 6) на базовый вывод транзистора 17 подается открывающее напряжение отрицательной полярности. Процесс открывания транзистора 2 аналогичен процессу открывания транзистора 1. В результате этого активно-индуктивная нагрузка 22 подключается к минусовой шине 21 первого источника питания и через нее изменяется направление тока. При поступлении с входной шины 23 напряжения положительной полярности коммутатор работает аналогично вышеизложенному. При подаче на входную шину 23 напряжения положительной (отрицательной) полярности работа устройства аналогична.

При обрыве активно-индуктивной нагрузки 22 на второй вход сумматора 19 поступает с выхода датчика 9 нулевой сигнал.

При поступлении напряжения положительной полярности с входной шины 23 происходит открывание транзистора 1. Процесс открывания его аналогичен вышеизложенному. При открывании транзистора 1 на выходе первого порогового элемента 10 формируется логический сигнал низкого уровня, а на выходах второго 11 и третьего 12 пороговых элементов – логические сигналы высокого уровня. В результате этого на

первом выходе логического блока 13 вырабатывается логический сигнал низкого уровня, а на втором выходе – логический сигнал высокого уровня, который через ключ 4 отключает входную шину 23 от базового вывода транзистора 16 и формирует на выходе ключа 4 напряжение положительной полярности. Под действием этого напряжения транзистор 2 находится в закрытом состоянии. При поступлении с входной шины напряжения отрицательной полярности происходит закрывание транзистора 1. Транзистор 2 остается в закрытом состоянии положительным напряжением с выхода ключа 4. При закрывании транзистора 1 на выходе первого порогового элемента 10 формируется логический сигнал высокого уровня, что приводит к появлению логического сигнала низкого уровня на втором выходе логического блока 13. В результате этого на базовый вывод транзистора 17 поступает открывающее отрицательное напряжение с входной шины 23. Под действием этого напряжения открывается транзистор 2. Это приводит к формированию на выходах второго 11 и третьего 12 пороговых элементов логического сигнала низкого уровня, при появлении которого на первом выходе логического блока 13 формируется логический сигнал высокого уровня, блокирующий транзистор 16 отрицательным напряжением с выхода логического ключа 3. В результате этого транзистор 1 будет закрыт. При появлении положительного напряжения на входной шине 23 устройство будет работать аналогично вышеописанному.

Таким образом, в предлагаемом коммутаторе отсутствует сквозной ток и в режиме обрыва активно-индуктивной нагрузки, что позволяет повысить надежность работы устройства.

#### Ф о р м у л а и з о б р е т е н и я

Коммутатор по авт. св. № 1487169, отличающийся тем, что, с целью повышения надежности работы за счет устранения сквозных токов в режиме обрыва нагрузки, в него введены усилитель и сумматор, выход датчика тока через сумматор соединен с входом третьего порогового элемента, второй вход сумматора через усилитель подключен к эмиттерам первого и второго силовых транзисторов.