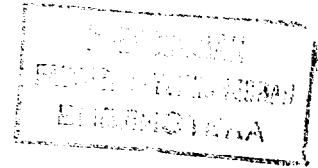




(51) G 06 F 15/32

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР



ОПИСАНИЕ ИЗОБРЕТЕНИЯ

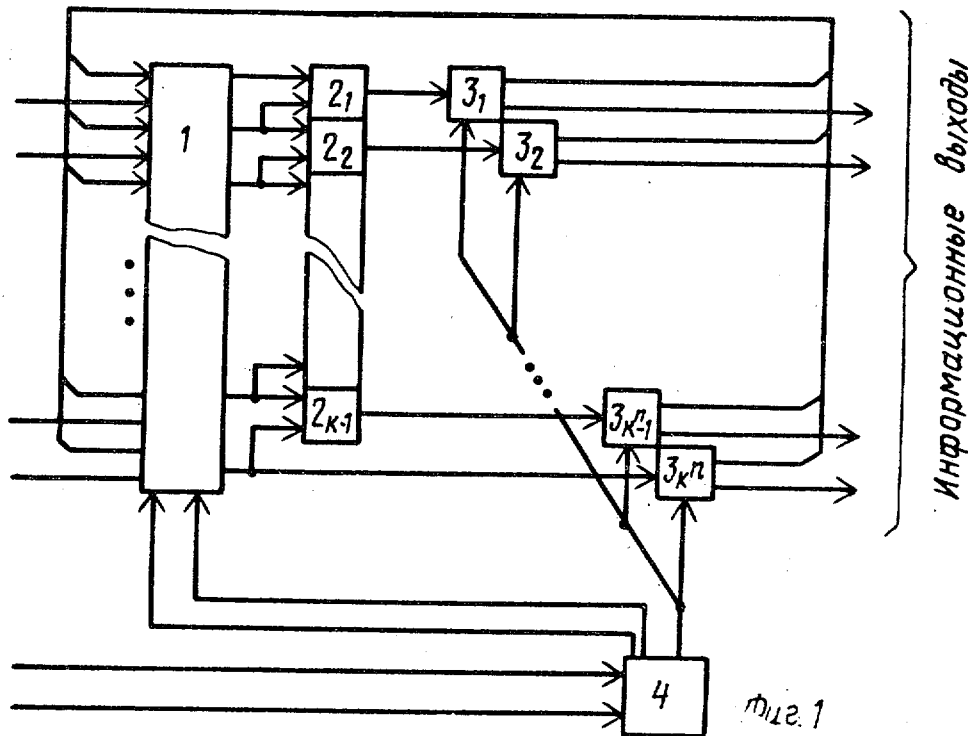
К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- 1
- (21) 4467906/24-24
 - (22) 10.08.88
 - (46) 23.05.90. Бюл. № 19
 - (71) Минский радиотехнический институт
 - (72) В.М.Дашенков, Е.Н.Зайцева, В.Д.Тупиков, В.П.Шмерко и С.Н.Янушкевич
 - (53) 681.325(088.8)
 - (56) Авторское свидетельство СССР № 1168925, кл. G 06 F 7/04, 1984.
Авторское свидетельство СССР № 1277089, кл. G 06 F 7/04, 1986.

- (54) УСТРОЙСТВО ДЛЯ ДИФФЕРЕНЦИРОВАНИЯ ЛОГИЧЕСКИХ ФУНКЦИЙ
- (57) Изобретение относится к цифровой вычислительной технике и может быть

2

использовано для аппаратной поддержки вычислений в системах синтеза и анализа цифровых автоматов, диагностики цифровых устройств, сжатия данных, обработки изображений, управления роботами-манипуляторами, синтеза топологии БИС. Цель изобретения - расширение функциональных возможностей устройства за счет обработки систем логических функций. Поставленная цель достигается тем, что устройство содержит блок 1 формирования наборов ($K^n - 1$) сумматоров 2 по модулю K , где n - число переменных логической функции, K - значность логической функции, K^n коммутаторов 3 и блок 4 синхронизации. 8 ил.



(19) **SU** (11) **1566365** **A1**

Изобретение относится к цифровой вычислительной технике и может быть использовано для аппаратной поддержки вычислений в системах синтеза и анализа цифровых автоматов, диагностики цифровых устройств, сжатия данных, обработки изображений, управления роботами-манипуляторами, синтеза топологии БИС.

Целью изобретения является расширение функциональных возможностей за счет обработки систем логических функций.

На фиг. 1 представлена схема устройства; на фиг. 2 - схема блока формирования наборов; на фиг. 3 - схема блока синхронизации; на фиг. 4 - временная диаграмма функционирования блока синхронизации; на фиг. 5 - операционный граф функционирования устройства в режиме дифференцирования логической функции по координате X; на фиг. 6 - операционный граф функционирования устройства в режиме дифференцирования логической функции по координате Y; на фиг. 7 - пример дифференцирования системы булевых функций по координатам X и Y; на фиг. 8 - пример дифференцирования системы логических функций по координатам X и Y при K = 3 и n = 2.

Устройство для дифференцирования логических функций содержит блок 1 формирования наборов, (Kⁿ - 1) сумматоров 2 по модулю K, где n и K - соответственно число переменных и значность логических функций, n^k коммутаторов 3 и блок 4 синхронизации.

Блок 1 формирования наборов содержит Kⁿ коммутаторов 5 и Kⁿ регистров 6. Блок 4 синхронизации содержит элемент 7 задержки, триггер 8, генератор 9 тактовых импульсов, счетчик 10, элемент 11 сравнения и регистр 12.

Зададим функцию многозначной логики (ФМЛ) (K - значность, целое, простое) в виде вектора значений X_f на упорядоченных в лексикографическом порядке наборах переменных X₁⁰, X₂⁰, ..., X_n⁰

$$X_f = \begin{bmatrix} X^{(0)} \\ X^{(1)} \\ \cdot \\ X^{(k^n-1)} \end{bmatrix} \begin{matrix} X_1 & X_2 & \dots & X_n \\ 0 & 0 & \dots & 0 \\ 0 & 0 & \dots & 1 \\ \cdot & \cdot & \cdot & \cdot \\ (K-1) & (K-1) & \dots & (K-1) \end{matrix}$$

Систему из Kⁿ ФМЛ f_j(X), j = 0, Kⁿ-1 n переменных представим в виде квадратной матрицы RAN, составленной из векторов значений X_f:

$$RAN = [X_{f_{k^n-1}} \mid \dots \mid X_{f_0}] = \begin{bmatrix} X_{k^n-1}^{(0)} & \dots & X_0^{(0)} \\ X_{k^n-1}^{(1)} & \dots & X_0^{(1)} \\ \cdot & \cdot & \cdot \\ X_{k^n-1}^{(k^n-1)} & \dots & X_0^{(k^n-1)} \end{bmatrix}$$

в которой положение каждого из векторов X_{f_j} определено его весом j. Интерпретировав таким образом систему RAN в плоскости координат X = X₁⁰, X₂⁰, ..., X_n⁰ и Y = j, определим операторы дифференцирования системы ФМЛ в матричном виде следующим образом: по координате X

$$\frac{\partial RAN}{\partial X} = M_{k^n} \cdot RAN \pmod{K} \quad (1)$$

по координате Y

$$\frac{\partial RAN}{\partial Y} = RAN \cdot M_{k^n} \pmod{K}, \quad (2)$$

где матрица дифференцирования M_{kⁿ} размерности Kⁿ × Kⁿ имеет вид:

$$M_{k^n} = \begin{bmatrix} 1 & 1 & & & \\ & 1 & 1 & & \\ & & 1 & 1 & \\ & & & 1 & \dots \\ & & & & 1 \end{bmatrix},$$

а суммирование выполняется по модулю K.

При этом p-кратные произвольные по координатам X и Y системы ФМЛ, заданных RAN-матрицей, определяются соотношениями:

$$\frac{\partial^{(p)} RAN}{\partial X^{(p)}} = M_{k^n} \cdot \frac{\partial^{(p-1)} RAN}{\partial X^{(p-1)}} \pmod{K} \quad (3)$$

$$\frac{\partial^{(p)} RAN}{\partial Y^{(p)}} = \frac{\partial^{(p-1)} RAN}{\partial Y^{(p-1)}} \cdot M_{k^n} \pmod{K} \quad (4)$$

Устройство реализует математические модели (3) и (4), при этом учитывается свойство периодичности:

$$\frac{\partial^{(k^n t + p)} \text{RAN}}{\partial X^{(k^n t + p)}} = \frac{\partial^{(p)} \text{RAN}}{\partial X^{(p)}} \quad (5)$$

$$\frac{\partial^{(k^n t + p)} \text{RAN}}{\partial Y^{(k^n t + p)}} = \frac{\partial^{(p)} \text{RAN}}{\partial Y^{(p)}} \quad (6)$$

где $0 < p < k^n - 1$;
 $t = 0, 1, 2, \dots$

Выражения (5) и (6) позволяют вычислять производные от первого до k^n -го порядка. Другими словами, если необходимо вычислить производную $(k^n t + p)$ -го порядка по координате X или Y , то на основании (5) и (6) можно ограничиться вычислением производной порядка p .

Особенностью устройства является возможность восстановления системы ФМЛ, если в качестве исходных данных заданы производные этих ФМЛ. При этом не изменяется характер связей компонентов устройства и характеристики информационных обменов. Возможность восстановления системы логи-

$$\text{RAN} = \left[X_{f, m-1} \mid X_{f, m-2} \mid \dots \mid X_{f, 0} \right]$$

в первом режиме вводится по столбцам

$$X_{f, j} = \left[X_j^{(0)} \mid X_j^{(1)} \mid \dots \mid X_j^{(k^n - 1)} \right]^T$$

и на выходе формируется столбец матрицы $\frac{\partial \text{RAN}}{\partial X}$:

$$\frac{\partial X_{f, j}}{\partial X} = \left[(X_j^{(0)} + X_j^{(1)}) (X_j^{(1)} + X_j^{(2)}) \dots (X^{(k^n - 2)} + X^{(k^n - 1)}) X^{(k^n - 1)} \right]^T$$

Во втором режиме матрица RAN вводится по строкам в следующем порядке

$$Y_{f, j} = \left[X_{k^n - 1}^{(j)} \mid X_{k^n - 2}^{(j)} \mid \dots \mid X_0^{(j)} \right],$$

при этом на выходе устройства форми-

руется строка матрицы $\frac{\partial \text{RAN}}{\partial Y}$, продифференцированная по координате Y , и записывается в виде:

ческих функций по логическим производным этой системы реализуется путем изменения дисциплины загрузки исходных данных.

Выражения (5) и (6) определяют процедуру восстановления (интегрирования) логических функций по их производным, которая заключается в $(k^n - p)$ -кратном дифференцировании производной порядка p :

$$\int_p \text{RAN} dX = \frac{\partial^{(k^n - p)} \text{RAN}}{\partial X^{(k^n - p)}} \quad (7)$$

$$\int_p \text{RAN} dY = \frac{\partial^{(k^n - p)} \text{RAN}}{\partial Y^{(k^n - p)}} \quad (8)$$

Устройство работает в двух режимах.

Первый режим позволяет осуществить дифференцирование (интегрирование) логической функции по координате X , второй режим - по координате Y . Режим работы устройства задается путем организации способа загрузки блока формирования наборов и заключается в следующем. Матрица исходных логических данных

$$\begin{bmatrix} X_{m-1}^{(0)} & X_{m-2}^{(0)} & \dots & X_0^{(0)} \\ X_{m-1}^{(1)} & X_{m-2}^{(1)} & \dots & X_0^{(1)} \\ \dots & \dots & \dots & \dots \\ X_{m-1}^{(k^n - 1)} & X_{m-2}^{(k^n - 1)} & \dots & X_0^{(k^n - 1)} \end{bmatrix}$$

$$\frac{\partial Y_{f, j}}{\partial Y} = \left[(X_{k^n - 1}^{(j)} + X_{k^n - 2}^{(j)}) \dots (X_1^{(j)} + X_0^{(j)}) X_0^{(j)} \right],$$

т.е. начиная с элемента со старшим порядковым номером. Однако в резуль-

тирующей матрице $\frac{\partial \text{RAN}}{\partial Y}$ данная строка будет записана следующим образом:

$$\frac{\partial Y_{f, j}}{\partial Y} = \left[X_0^{(j)} (X_0^{(j)} + X_1^{(j)}) \dots (X_{k^n - 2}^{(j)} + X_{k^n - 1}^{(j)}) \right],$$

т.е. начиная с элемента с младшим порядковым номером.

Рассмотрим работу устройства при вычислении производной первого порядка ($p = 1$) системы логических функций.

Пусть необходимо вычислить первую производную системы из девяти логических функций двух переменных при

$K = 3$, заданной в виде матрицы RAN , по координате X :

$$RAN = \begin{bmatrix} X_{f_8} & \dots & X_{f_0} \end{bmatrix} = \begin{bmatrix} 1 & 2 & 1 & 1 & 1 & 1 & 1 & 2 & 1 \\ 1 & 2 & 1 & 1 & 0 & 2 & 1 & 2 & 1 \\ 1 & 2 & 1 & 1 & 1 & 1 & 1 & 2 & 1 \\ 1 & 2 & 0 & 2 & 0 & 2 & 0 & 2 & 1 \\ 1 & 2 & 0 & 1 & 1 & 1 & 0 & 2 & 1 \\ 1 & 2 & 0 & 2 & 0 & 2 & 0 & 2 & 1 \\ 1 & 2 & 2 & 2 & 1 & 1 & 2 & 2 & 1 \\ 1 & 2 & 2 & 2 & 0 & 2 & 2 & 2 & 1 \\ 1 & 2 & 2 & 1 & 1 & 1 & 2 & 2 & 1 \end{bmatrix}$$

Вектор значений $X_{f_0} = [1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1]^T$ вводится в блок 1 формирования наборов. С выходов блока 1 формирования наборов элементы вектора X_{f_0} поступают на входы сумматоров 2 по модулю K . На фиг. 6 представлен операционный граф функционирования устройства в режиме дифференцирования системы логических функций по координате X , позволяющий записать дифференцирование системы логических функций поэлементно

$$X_j^{(i)} = X_j^{(i)} + X_j^{(i+1)} \pmod{K}. \quad (9)$$

На входы сумматоров 2 по модулю K поступают элементы вектора X_{f_0} , а

на выходах формируется вектор $\frac{\partial X_{f_i}}{\partial X}$.

Например, в данном случае на первый вход сумматора 2, по модулю K поступает значение элемента $X_0^{(0)} = 1$, а на второй вход - $X_0^{(1)} = 1$, на выходе формируется нулевой элемент вектора $\frac{\partial X_{f_0}}{\partial X}$, равный $(X_0^{(0)} + X_0^{(1)}) = 2$. Аналогично функционируют все сумматоры 2 по модулю K . В результате формируется вектор

$$\frac{\partial X_{f_0}}{\partial X} = [2 \ 2 \ 2 \ 2 \ 2 \ 2 \ 2 \ 2 \ 1]^T.$$

Затем в блок 1 формирования наборов заносится вектор

$$X_{f_1} = [2 \ 2 \ 2 \ 2 \ 2 \ 2 \ 2 \ 2 \ 2]^T$$

и выполняется аналогичное вычисление

вектора $\frac{\partial X_{f_1}}{\partial X}$. При этом на выходы устройства передается вектор

$$\frac{\partial X_{f_1}}{\partial X} = [1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 2]^T$$

Эти вычисления выполняются для всех столбцов матрицы RAN . В рассматриваемом примере результат вычислений имеет вид:

$$\frac{\partial RAN}{\partial X} = \begin{bmatrix} 2 & 1 & 2 & 0 & 1 & 0 & 2 & 1 & 2 \\ 2 & 1 & 2 & 0 & 1 & 0 & 2 & 1 & 2 \\ 2 & 1 & 1 & 0 & 1 & 0 & 1 & 1 & 2 \\ 2 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 2 \\ 2 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 2 \\ 2 & 1 & 2 & 0 & 1 & 0 & 2 & 1 & 2 \\ 2 & 1 & 1 & 0 & 1 & 0 & 1 & 1 & 2 \\ 2 & 1 & 1 & 0 & 1 & 0 & 1 & 1 & 2 \\ 1 & 0 & 2 & 1 & 1 & 1 & 2 & 0 & 1 \end{bmatrix}$$

Рассмотрим функционирование устройства, когда необходимо вычислить производную второго порядка системы логических функций по координате Y . Этот случай, как и предыдущий, иллюстрируется на фиг. 9 и соответствует нижней окружности (последовательное дифференцирование выполняется по часовой стрелке). Система логических функций задается той же матрицей RAN , что и в предыдущем случае.

В блок 1 формирования наборов заносится вектор исходных данных

$$Y_{f_0} = [1 \ 2 \ 1 \ 1 \ 1 \ 1 \ 1 \ 2 \ 1]^T$$

Элементы вектора поступают на входы сумматоров 2 по модулю K . Представленный на фиг. 7 операционный граф функционирования устройства в режиме дифференцирования по координате Y позволяет записать дифференцирование системы логических функций как

$$X_j^{(i)} = X_j^{(i)} + X_j^{(i+1)} \pmod{k}. \quad (10)$$

В данном случае на выходах сумматоров 2 формируется вектор $\frac{\partial Y_{f_0}}{\partial Y} = [0 \ 0 \ 2 \ 2 \ 2 \ 2 \ 0 \ 0 \ 1]$. При этом через коммутаторы 3 осуществляется перезапись вектора $\frac{\partial Y_{f_0}}{\partial Y}$ в блок 1 формирования наборов. После этого выполняется дифференцирование вектора $\frac{\partial Y_{f_0}}{\partial Y}$ в соответствии с (4). Результат

$$\frac{\partial^{(2)} Y_{f_0}}{\partial Y} = [0 \ 2 \ 1 \ 1 \ 1 \ 2 \ 0 \ 1 \ 1]$$

с выходов сумматоров 2 через коммутаторы 3_j передается на входы устройства. Однако в результирующей матрице $\frac{\partial^{(2)} \text{RAN}}{\partial Y^{(2)}}$, как указано выше, строка $\frac{\partial^{(2)} Y_{f_0}}{\partial Y^{(2)}}$ записывается в виде:

$$\frac{\partial^{(2)} Y_{f_0}}{\partial Y^{(2)}} = [1 \ 1 \ 0 \ 2 \ 1 \ 1 \ 1 \ 2 \ 0].$$

Таким образом, аналогично вычислив другие строки матрицы $\frac{\partial^{(2)} \text{RAN}}{\partial Y^{(2)}}$, получим

$$\frac{\partial^2 \text{RAN}}{\partial Y^{(2)}} = \begin{bmatrix} 1 & 1 & 0 & 2 & 1 & 1 & 1 & 2 & 0 \\ 1 & 1 & 0 & 0 & 2 & 1 & 2 & 0 & 0 \\ 1 & 1 & 0 & 2 & 1 & 1 & 1 & 2 & 0 \\ 1 & 1 & 2 & 1 & 1 & 1 & 1 & 1 & 2 \\ 1 & 1 & 2 & 0 & 0 & 1 & 0 & 0 & 2 \\ 1 & 1 & 2 & 1 & 1 & 1 & 1 & 1 & 2 \\ 1 & 1 & 1 & 1 & 2 & 1 & 2 & 1 & 1 \\ 1 & 1 & 1 & 2 & 0 & 1 & 0 & 2 & 1 \\ 1 & 1 & 1 & 1 & 2 & 1 & 2 & 1 & 1 \end{bmatrix}$$

Вычисление логических интегралов выполняется аналогично в соответствии с (7) и (8). Пусть необходимо восстановить систему булевых функций, заданную матрицей

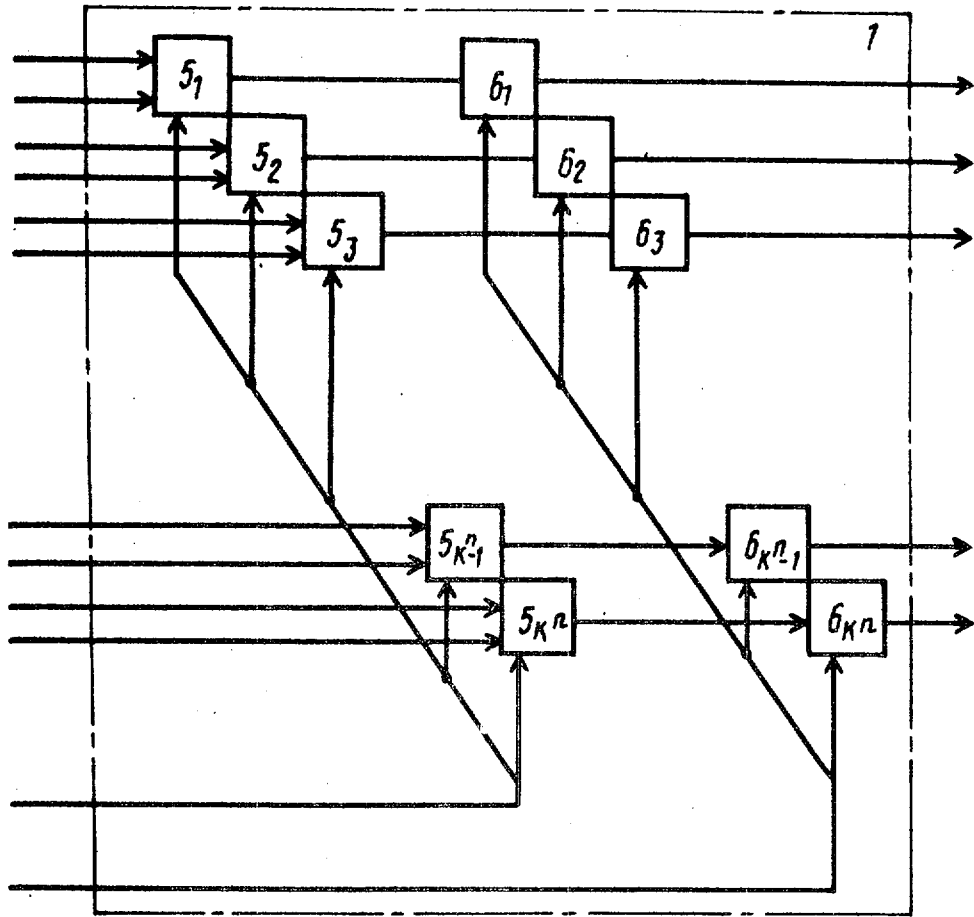
$$\frac{\partial^{(2)} \text{RAN}}{\partial X^{(2)}} = \begin{vmatrix} 1 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 \\ 0 & 1 & 1 & 0 \\ 0 & 1 & 1 & 0 \end{vmatrix}.$$

В соответствии с (3) и (7) необходимо выполнить дифференцирование каждой из исходных булевых функций X_{f_j} ($j = 0, \dots, K^n - 1$). В этом случае устройство функционирует аналогично рассмотренным выше примерам

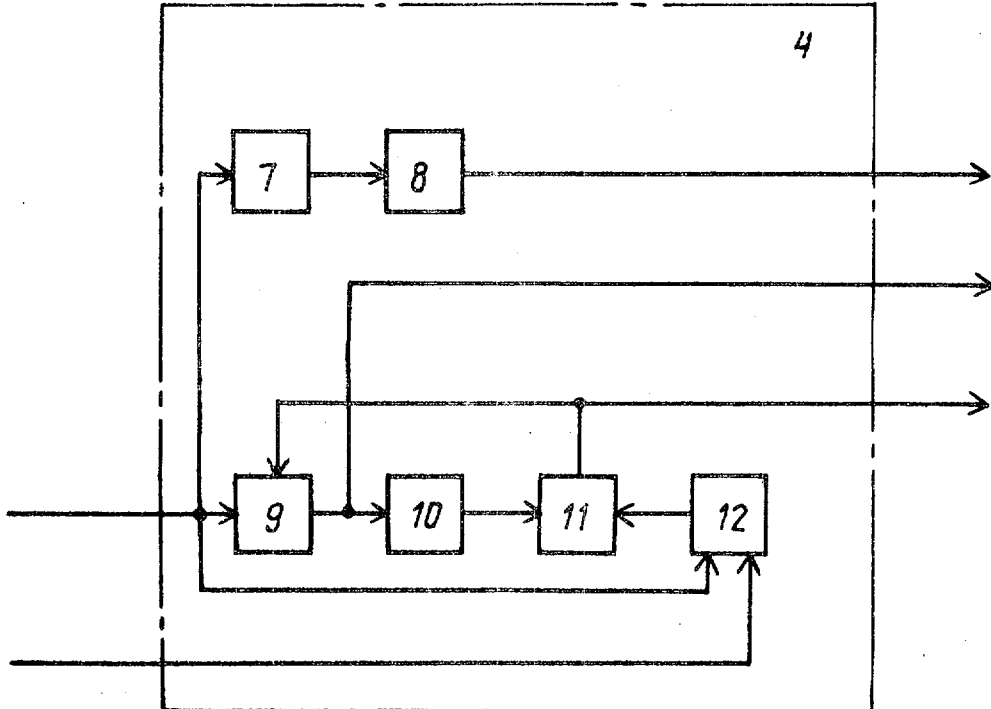
вычисления производной порядков p и первого. На фиг. 10 приведен пример дифференцирования системы булевых функций, из которого также видно, что для восстановления исходной матрицы необходимо найти вторую производную матрицы $\frac{\partial^{(2)} \text{RAN}}{\partial X^{(2)}}$.

5 Ф о р м у л а и з о б р е т е н и я

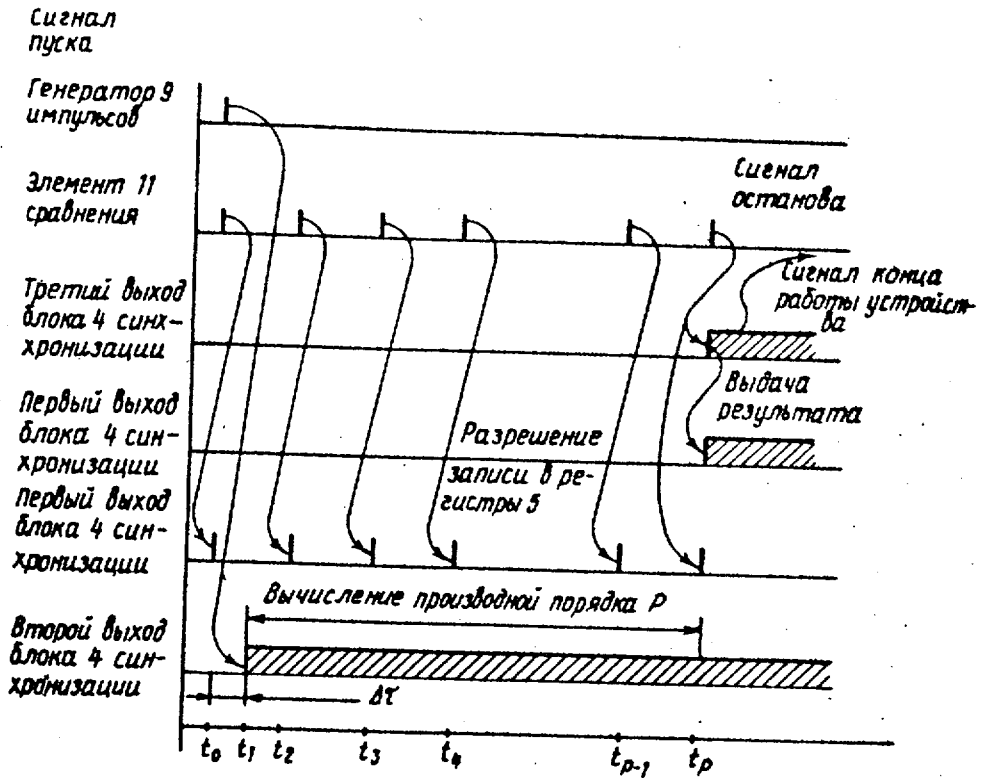
Устройство для дифференцирования логических функций, содержащее блок синхронизации и блок формирования наборов, причем с первого по K^n -й (где K - значность логической функции, n - число переменных логической функции) информационные входы устройства подключены соответственно к информационным входам с первого по K^n -й первой группы блока формирования наборов, первый и второй управляющие входы которого подключены соответственно к первому и второму выходам блока синхронизации, вход запуска-останова и вход режима которого подключены соответственно к входу запуска-останова и к $(K^n + 1)$ -му информационному входу устройства, о т л и ч а ю щ е е с я тем, что, с целью расширения функциональных возможностей за счет обработки систем логических функций, оно содержит с первого по $(K^n - 1)$ -й сумматоры по модулю K и с первого по K^n -й коммутаторы, причем первый выход блока формирования наборов подключен к первому информационному входу первого сумматора по модулю K , a -й выход блока формирования наборов (где $a = 2, \dots, K^n - 1$) подключен к первому информационному входу a -го сумматора по модулю K и к второму информационному входу $(a + 1)$ -го сумматора по модулю K , выход b -го сумматора по модулю K (где $b = 1, \dots, K^n - 1$) подключен к информационному входу b -го коммутатора, K^n -й выход блока формирования наборов подключен к второму информационному входу $(K^n - 1)$ -го сумматора по модулю K и к информационному входу K^n -го коммутатора, первый выход c -го коммутатора (где $c = 1, \dots, K^n$) подключен к c -му информационному входу второй группы блока формирования наборов, третий выход блока синхронизации подключен к управляющим входам коммутаторов с первого по K^n -й, второй выход c -го коммутатора подключен к c -му выходу устройства.



Фиг. 2

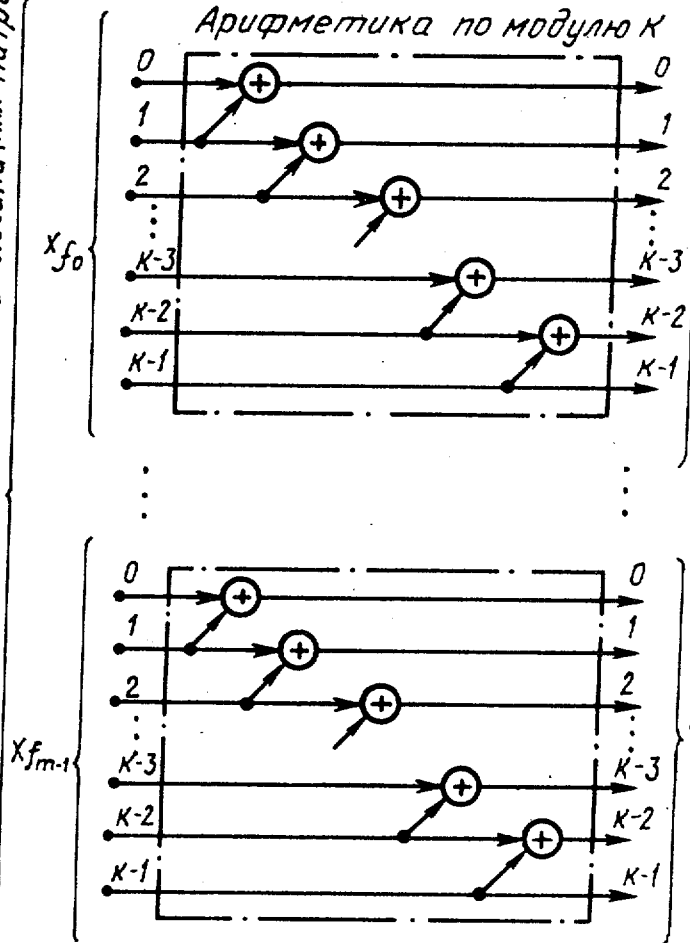


Фиг. 3



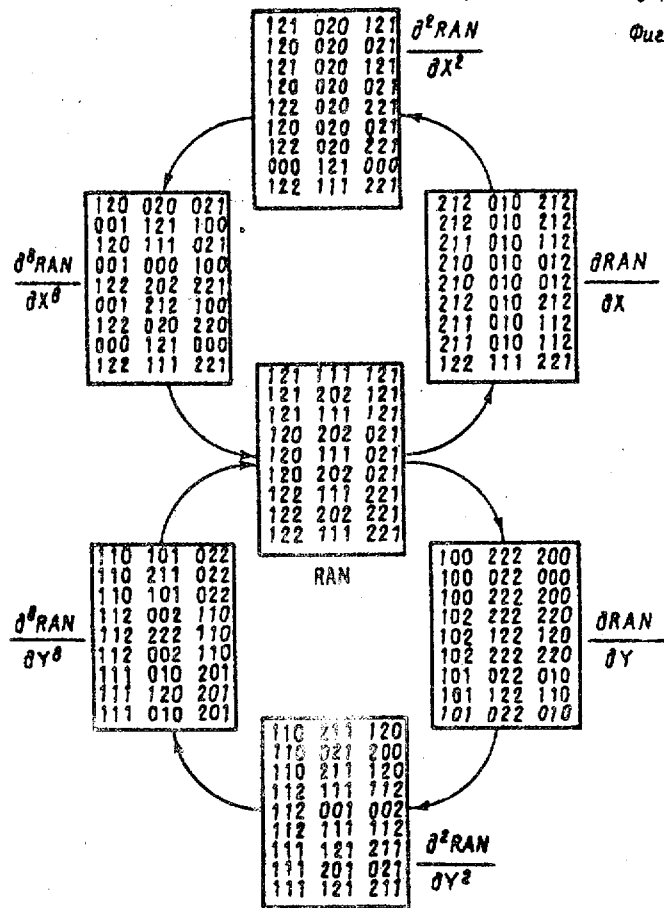
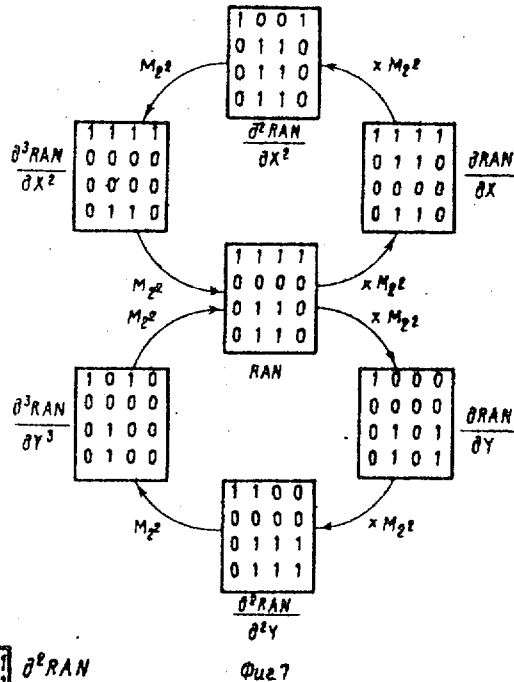
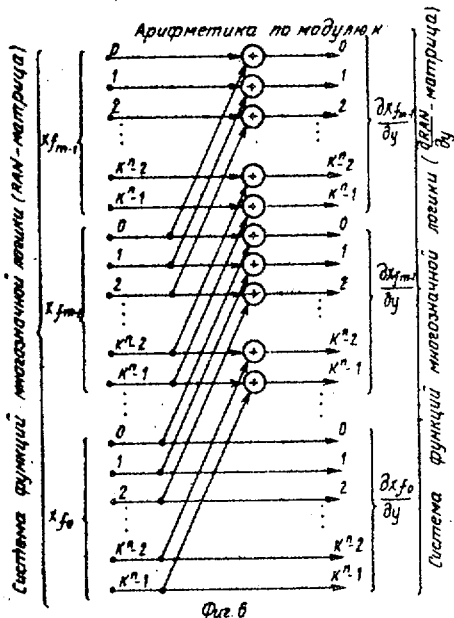
Фиг. 4

Система функций многозначной логики (RAM-матрица)



Фиг. 5

Система функций многозначной логики (RAM-матрица)



Составитель В.Смирнов

Редактор В.Петраш

Техред М.Дидык

Корректор В.Кабаций

Заказ 1223

Тираж 566

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101