

ПОСТРОЕНИЕ ВИДЕОПОТОКА ДЛЯ СИСТЕМЫ РАСПОЗНАВАНИЯ ОБЪЕКТОВ

Мармузевич М.А., магистрант гр.255741

*Белорусский государственный университет информатики и радиоэлектроники
г. Минск, Республика Беларусь*

Качинский М.В. – кандидат технических наук

Аннотация. В докладе рассматривается построение цифрового видеопотока с использованием технологии PYNQ для упрощения разработки и удобства отладки низкоуровневого описания схемы

Задача распознавания объектов является основой систем технического зрения, чаще всего создаваемых посредством реализации алгоритмов предобработки, фильтрации и распознавания на универсальных ПЭВМ (персональных электронных вычислительных машин) с использованием GPU. Это создаёт ограничения, такие как повышенное энергопотребление, массо-габаритные характеристики и высокие требования к производительности системы, для достижения требуемой точности результата. Решением является использование ПЛИС (программируемых логических интегральных схем), для проверки работоспособности используется отладочная плата PYNQ-Z2 [1] с ПЛИС ZYNQ-7020 представленная на рисунке 1.



Рисунок 1 – Отладочная плата PYNQ-Z2

Разработка системы технического зрения начинается с построения цифрового потока данных, для последующей обработки. Интерфейсная часть представляет собой HDMI блок с возможностью подстройки разрешения изображения, путём настройки соответствующих модулей. Для проверки работоспособности использовался пример из стандартной библиотеки PYNQ.lib [2] HDMI-video pipeline. Код на языке python:

```
from pynq.overlays.base import BaseOverlay
from pynq.lib.video import *

base = BaseOverlay("base.bit")
hdmi_in = base.video.hdmi_in
hdmi_out = base.video.hdmi_out
hdmi_in.configure()
hdmi_out.configure(hdmi_in.mode)

hdmi_in.start()
hdmi_out.start()
hdmi_in.tie(hdmi_out)
```

Рассмотрим структуру видеопотока в среде разработки Vivado. Для тактирования работы всех блоков используется сигнал PixelCLK генерируемый блоком конвертирования интерфейса DVI, на основе которого построен HDMI, в формат RGB. Синхросигнал получается путём конвертирования sys_clock частотой 125 МГц в 200 МГц используя блок умножителя частоты Clocking Wizard. Структура входного канала представлена на рисунке 2.

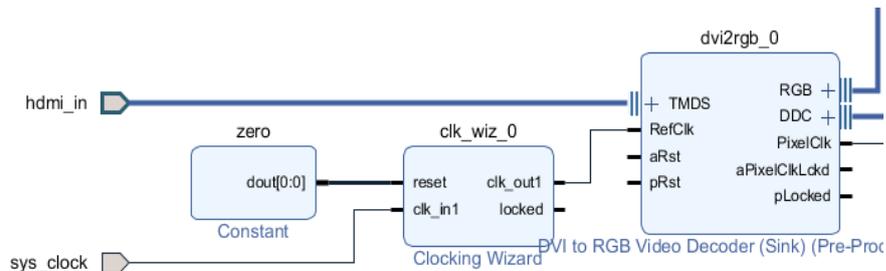


Рисунок 2 – Входной канал видеопотока

Разработанное решение позволяет с минимальной задержкой пропускать видеоизображение. Для последующей обработки видео необходимо кадрировать на отдельные картинки, которые возможно беспрепятственно использовать для обработки. Для хранения изображений используется блок VDMA, связываемый с видеопотоком по интерфейсу AXI (Advanced extensible interface). Для подключения блока VDMA необходимо использовать конвертеры интерфейсов RGB2AXI, AXI2RGB, а также Video Timing Controller, для синхронизации вывода изображения при использовании дополнительной обработки. Структурная схема данного решения представлена на рисунке 3.

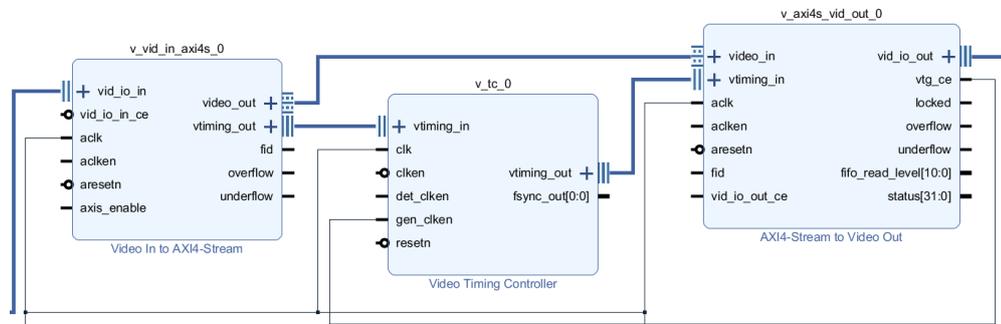


Рисунок 3 – Каскад конвертирования сигнала

На выходе видеопотока используется конвертер из RGB формата в DVI. Блок представлен на рисунке 4.

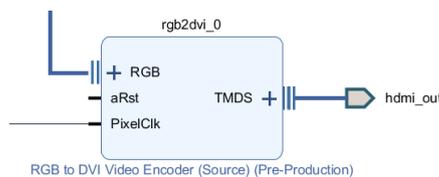


Рисунок 4 – Выходной канал видеопотока

Подводя итог, библиотеки, предоставляемые компанией Xilinx позволяют создавать высокоэффективные аппаратные решения, оптимизированные под семейство ПЛИС самим изготовителем, а также использование плат разработки поддерживающих технологию PYNQ позволяет значительно уменьшить время прототипирования системы и проверить работоспособность отдельных блоков.

Список использованных источников:

1. Support Xilinx [Электронный ресурс]. – Режим доступа: <https://www.xilinx.com/support/university/xup-boards/XUPPYNQ-Z2.html>. – Дата доступа: 25.03.2023.
2. What is PYNQ? [Электронный ресурс]. – Режим доступа: <https://pynq.io>. – Дата доступа: 01.04.2023.