

УДК 159.9.016.4

ИСПОЛЬЗОВАНИЕ УСТРОЙСТВ НА ОСНОВЕ ПЛИС В ПРОЦЕССЕ ИЗУЧЕНИЯ АППАРАТНЫХ ДИСЦИПЛИН

Луцик Ю.А., Стракович А.И.

Белорусский государственный университет информатики и радиоэлектроники, г. Минск, Беларусь, lutsik_ua@mail.ru

Аннотация. Рассмотрены устройства, используемые в учебном процессе, позволяющие внести наглядность в изучение материала по проектированию цифровых устройств.

Ключевые слова. Цифровые устройства, булева алгебра, логическая функция, схема, САПР Quartus, ПЛИС, Altera.

В настоящее время цифровые устройства повсеместно используются как в производственной, так и в бытовой сферах деятельности. Поэтому актуальной является задача проектирования цифровых устройств. В то же время не менее важной задачей является и подготовка специалистов в этой области владеющих методами и приемами эффективного проектирования цифровых устройств.

В процессе обучения студентов на начальных курсах программно-аппаратных специальностей, в частности специальности «Компьютерная инженерия», они знакомятся с дисциплиной «Арифметические и логические основы цифровых устройств» (или родственными дисциплинами других специальностей). В ходе изучения материала дисциплины студенты изучают алгоритмы выполнения основных арифметических операций цифровыми устройствами, а так же разрабатывают схемы цифровых устройств, которые обеспечивают выполнение этих операций. Применяя математический аппарат булевой алгебры, студенты описывают эти цифровые устройства и выполняют их упрощение (минимизацию логических функций, задающих закон функционирования разрабатываемых цифровых устройств). Далее на основе полученных логических функций разрабатываются структурные и функциональные схемы устройств. Реализация данных схем традиционно для первых курсов производится в бумажном формате (т. е. схема только изображается на бумаге). Моделирование работы устройства, позволяющего проверить правильность разработанной схемы, при помощи специального программного обеспечения не производится. На этом процесс проектирования цифровых устройств, считается завершенным. Поэтому же сценарию происходит выполнение студентами курсовых работ (проектов).

Таким образом, в процессе изучения дисциплины отсутствует этап моделирования и реализации разработанной схемы в виде конкретного, реального, функционирующего устройства. В связи с этим отсутствует возможность практического применения полученных знаний, появляется дисбаланс между теоретической и практической составляющей курса. Студенты зачастую не видят и не понимают смысла разработки из-за невозможности апробировать свои теоретические расчеты на реальном или виртуально смоделированном макете/устройстве. Реализация же реального устройства в «железе» из логических

блоков (дискретных элементов) в ходе учебного процесса достаточно затруднена (финансовые, временные и другие причины). В то же время, реализованное в «железе» устройство имеет много достоинств. Это и наглядность, возможность достаточно просто проверить корректность его работы, стимул спроектировать устройство в минимальной схеме (так как сложное устройство требует больших трудозатрат при его физической реализации) и ряд других положительных моментов.

Для реализации наибольшей наглядности результата получаемого в процессе изучения материала, и как следствие его лучшей усвояемости, были разработаны и внедрены в учебный процесс несколько устройств. Примеры, разработанных и аппаратно реализованных устройств, приведены на рисунке 1.

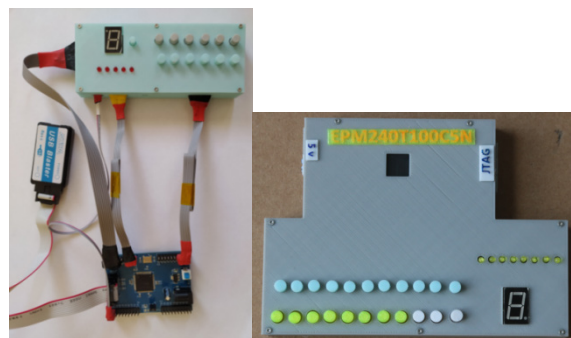


Рисунок 1 – Примеры устройств на ПЛИС EP-M240T100C5

Данные устройства, предназначены для проверки правильности проектирования схемы устройства в наглядной форме. Это позволит студентам начальных курсов, не знающим еще основ проектирования устройств и схемотехники, проверить и выявить ошибки, допущенные на этапе «теоретического» проектирования.

Закон функционирования устройства задается (описывается) некоторой исходной булевой функцией. Предварительно, исходная логическая функция подвергается минимизации (упрощению) используя известные методы булевой алгебры. Студенты выполняют этот этап в ручном режиме, применяя теоретические знания, полученные в ходе изучения материала дисциплины. Далее, используя САПР Quartus, для упрощенной функции строится схема из логических библиотечных примитивов (например, дискретных элементов). Реализация устройства в среде САПР Quartus может выполняться несколькими спо-

собами. В зависимости от опыта и целеустремленности проектировщика (студента), схема может быть построена из элементов в графическом редакторе САПР Quartus, либо реализована на языке Verilog или VHDL.

Для реализации приведенных выше устройств были разработаны несколько вариантов плат. Один из вариантов плат, использованный в устройствах, приведен на рисунке 2.

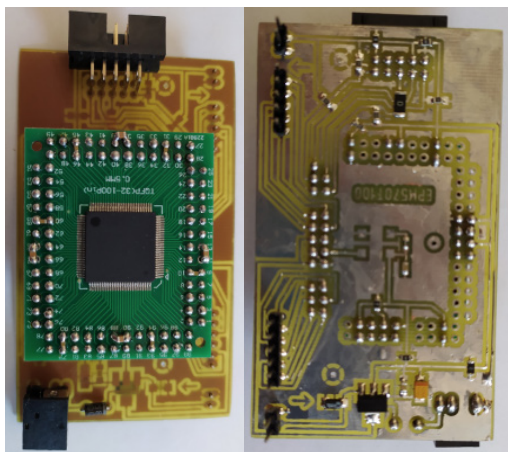


Рисунок 2 – Пример платы на ПЛИС EPM240T100C5

На рисунке 3 приведен пример реализации в среде САПР Quartus схемы управления семисегментным одноразрядным индикатором.

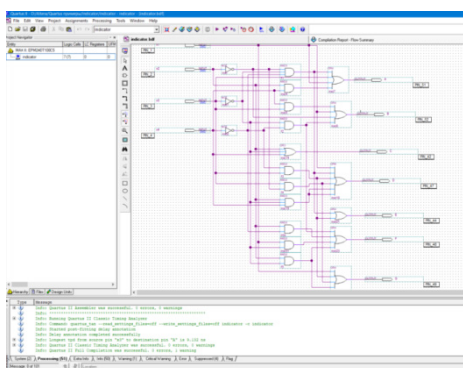


Рисунок 3 – Пример реализации устройства в САПР Quartus

Схема может быть учащимся спроектирована, аппаратно реализована и визуально проверена ее работоспособность в течение одного учебного занятия (1,5 академических часа).

Таким образом, в рамках одного занятия с учебной группой, при наличии персональных компьютеров с нужным ПО студенты могут самостоятельно смоделировать и проверить работоспособность разработанной схемы на учебном макете.

Так же разработаны и внедрены в учебный процесс несколько макетов с использованием микроконтроллеров Atmega328p и ПЛИС Altera (EPM240T100C5N и EPM570T100C5N), которые упрощают процесс проверки курсовых проектов (работ) студентов на этапе подготовки к защите. В ходе выполнения курсового проекта (работы) студенты выполняют проектирование устройства поведение (закон функционирования) которого может быть задан, например, системой булевых функций, таблицей истинности либо аналогичным способом. Проверка с использованием этих макетов может производиться по схеме «функционирует верно/не верно». Если макет не выдает ожидаемый результат, который подтвержден теоретическими расчетами самого студента в пояснительной записке, значит, в расчетах присутствует ошибка и курсовой проект требует доработки. Пример двух макетов, используемых для проверки разработанных и реализованных аппаратно на базе ПЛИС цифровых схем, приведен на рисунке 4.



Рисунок 4 – Пример макета на ПЛИС EPM240T100C5 и EPM570T100C5

Приведенные на рисунке макеты отличаются параметрами реализуемой на них логической схемы. Макет на EPM240T100C5N обеспечивает реализацию схемы, содержащей до 240 логических элементов, а на EPM570T100C5N соответственно до 570. Это позволяет реализовать на этих макетах достаточно сложные схемы, соответствующие реальным цифровым устройствам, изучаемым в курсе этой дисциплины и родственных ей.

Применение подхода «теория + проверка на практике» помогает показать реальное применение базовых знаний на практике и вызвать заинтересованность в аппаратной разработке устройств в дальнейшем обучении и как следствие в будущей практической деятельности.

USE OF FLD-BASED DEVICES IN THE PROCESS HARDWARE STUDIES

U.A. Lutsik, A.I. Strakovich

Belarusian State University of Informatics and Radioelectronics, Minsk, Belarus, lutsik_ua@mail.ru

Abstract. The devices used in the training process are considered, which allow you to bring clarity to the study of the material on the design of digital devices.

Keywords. Digital devices, Boolean algebra, logic function, circuit, CAD Quartus, FPGA, Altera.