

УДК 621.391.14

АНАЛИЗ МЕТОДОВ ОРГАНИЗАЦИИ БЕЗЫЗЫТОЧНОЙ СИНХРОНИЗАЦИИ КОДЕКОВ СВЕРТОЧНЫХ КОДОВ

А.Н. ДРАПЕЗА, Г.А. ВОЛОСТНЫХ, А.И. ПАРФЕНЮК, А.И. КОРОЛЁВ

*Белорусский государственный университет информатики и радиоэлектроники
П. Бровка, 6, Минск, 220013, Беларусь**Поступила в редакцию 21 октября 2015*

Анализируются методы организации безызыточной синхронизации распределителей символов кодовых последовательностей кодексов сверточных кодов (СК) с алгоритмом порогового декодирования (ПД). Оцениваются эффективность методов и устройств организации ветвевой (цикловой) синхронизации кодексов СК на основе использования структуры символов синдромной последовательности и символов М-последовательности, накладываемых как на проверочные символы, так и на проверочные и информационные символы. Установлено, что устройства ветвевой синхронизации (УВС), организуемые на основе анализа структуры символов синдромной последовательности, обеспечивают минимальное время вхождения в синхронизм распределителей символов кодовых последовательностей кодека по сравнению с УВС, организуемых на основе М-последовательностей. Однако УВС на основе М-последовательностей обеспечивают на порядок и более высокую помехоустойчивость функционирования работы УВС. Определены методы (направления) повышения эффективности функционирования УВС-кодексов СК в каналах с группирующимися ошибками.

Ключевые слова: сверточный код, синдром, синдромная последовательность, скорость кода, М-последовательность, формирователь интервала анализа, ключ, порог, порождающая и проверочная матрицы.

Сверточное кодирование данных

Сверточные коды (СК) с алгоритмом порогового декодирования (ПД) образуют широкий класс помехоустойчивых кодов, обеспечивающих высокую скорость декодирования и достоверность передачи данных [1-3]. На практике широкое применение получили высокоскоростные (малоизбыточные) самоортогональные сверточные коды (ССК), диффузные ССК (ДФССК) и низкоскоростные (высокоизбыточные) ССК или равномерные ССК (РССК). На рис. 1, а, б приведены структурные схемы канальных кодирующих устройств (кодеров) соответственно ССК (ДФССК) и РССК со скоростью передачи кодов: $R_{ССК} \geq k_0 / n_0$, $k_0 \geq 2$, $n_0 = k_0 + 1$ – ССК и ДФССК; $R_{РССК} \leq k_0 / n_0 = 1 / n_0$, $n_0 \geq 3$ – РССК; сверточные коды со скоростью передачи кодов $R = k_0 / n_0 = 1/2$ в данной статье не рассматриваются.

При использовании ССК (ДФССК) с $R_{ССК} \geq k_0 / n_0$ и $k_0 \geq 2$ формируется один дополнительный подпоток проверочных символов $P_1(D)$, а при использовании РССК с $R_{РССК} \leq 1/n_0$ и $n_0 \geq 3$ дополнительно формируются $n_0 - 1$ подпотоков проверочных символов $P_1, \dots, P_{n_0}(D)$. Сформированные символы проверочных подпотоков и информационные символы объединяются в поток кодовых символов $T(D)$. Формирование кодовых символов $T(D)$ осуществляется по правилу [1-3]:

$$T^{(i)}(D) = \sum_{j=1}^{k_0} I^{(j)}(D) \cdot G^{(j)}(D), \quad j=1, 2, \dots, k_0, \quad i = j+1, \quad (1)$$

где $G(D)$ – порождающий полином.

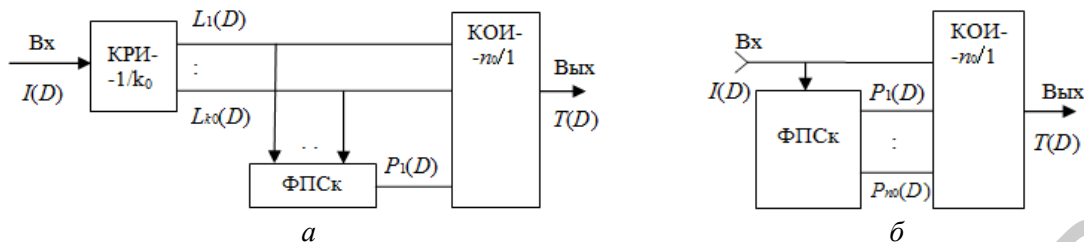


Рис. 1. Структурные схемы канальных кодеров ССК (а) и РССК (б): $I(D)$ – передаваемый поток данных, ФПСк – формирователь проверочных символов кодера, КРИ-1/ k_0 – коммутатор распределения информации на k_0 ($k_0 \geq 2$) параллельных подпотоков, КОИ-1/ k_0 – коммутатор объединения информации n_0 ($n_0 \geq 3$) параллельных подпотоков

Из выражения (1) следует, что процесс формирования кодовых символов носит непрерывный характер. В канальном декодере принятые кодовые символы распределяются на n_0 параллельных подпотоков. Следовательно, достоверность передачи данных или вероятность ошибочного декодирования сверточных кодов будет существенно зависеть от синфазной работы коммутаторов объединения информации канального кодера (КОИ- $n_0/1$) и коммутатора распределения информации канального декодера (КРИ- $n_0/1$). Под ветвевой синхронизацией (ВС) канальных кодеров СК (СК, ДФССК, и РССК) с алгоритмом ПД понимают принудительное установление правильных фазовых соотношений между коммутаторами кодера (КОИ- $n_0/1$) и декодера (КРИ- $n_0/1$). Устройства, которые реализуют данную функцию канального кодера дескриптивного канала связи, получили название устройств ветвевой синхронизации (УВС).

Классификация методов построения устройств ветвевой синхронизации канальных кодеров сверточных кодов с алгоритмом порогового декодирования

В соответствии с [4-7] наибольшее применение получили следующие методы построения УВС канальных кодеров сверточных кодов с алгоритмом порогового декодирования:

- на основе анализа структуры двоичных символов (битов) одной синдромной последовательности при использовании ССК и ДФССК или структур двоичных символов $n_0 - 1$ ($n_0 \geq 3$) синдромных последовательностей – при использовании РССК;
- использование символов М-последовательности, накладываемых на проверочные символы одного подпотока при использовании ССК и ДФССК;
- использование символов М-последовательности, накладываемых на проверочные символы $n_0 - 1$ ($n_0 \geq 3$) подпотоков при использовании РССК.

На основе данных методов разработано большое количество способов технической реализации УВС канальных кодеров сверточных кодов с алгоритмом порогового декодирования. Способы технической реализации УВС канальных кодеров СК с алгоритмом ПД существенно зависят от требований, предъявляемых к данным устройствам при обеспечении допустимой вероятности ошибочного декодирования используемых СК.

Далее выполним анализ качественных характеристик УВС канального кодера СК при использовании символов синдромной последовательности и определим направления повышения эффективности способов технической реализации УВС.

Анализ качественных характеристик УВС канальных кодеков при использовании символов синдромной последовательности

В соответствии с [1-3, 6, 7] следует, что при синхронной работе коммутаторов канального кодека и отсутствии ошибок в канале связи синдромная последовательность (СП) $S(D) = S_0, S_1, S_2, \dots, S_N, \dots$ будет последовательностью нулевых двоичных символов (битов).

Если количество ошибок на длине кодового ограничения $n_A = (m+1) n_0$ (m – максимальная степень порождающих полиномов СК) бит не превышает корректирующей способности СК ($t_{исп} \leq J/2$, J – число ортогональных проверок), то на интервале $N = m+1$ синдромных символов, анализируемых для принятия решения о достоверности k_0 принятых информационных символов, число ненулевых синдромных символов ($t_{нс}$) может составлять $t'_{нс} = t_{исп}(J-1)$ или $t''_{нс} = t_{исп}(J-1) + 1 = t_{исп} \cdot J$ – соответственно при четном и нечетном значении корректируемых ошибок, т.е. $t_{исп}$. При этом $t'_{нс}$ и $t''_{нс} \ll 0,5N$. Кроме того, при вероятности канальных ошибок $P_k = 5 \cdot 10^{-3} - 10^{-4}$ ошибочные кодовые ограничения n'_A будут разделены несколькими безошибочными кодовыми ограничениями n_A , которым будет соответствовать нулевая СП.

При возникновении в канале связи пакетов ошибок число ненулевых символов в СП зависит от кратности (длины) или структуры ошибок в пакетах. Максимальное число ненулевых символов в СП наблюдается при кратности пакета ошибок равной длине миниблока n_0 СК и составляет $t_{нс.м.} = n_0(J-1) + 1 < 0,5 \cdot N$ символов. При дальнейшем увеличении кратности пакета число ненулевых символов в СП уменьшается. Это обеспечивается алгоритмом формирования ортогональных и самоортогональных проверок СК [6, 7].

Такая закономерность сохраняется при возникновении ошибок кратностью $t'_n = (m+1)/2$. При $t'_{ош} > t'_n$ число ненулевых символов вновь начинает увеличиваться и при $t'_{ош} \geq (m+1)$ ошибочных символов число ненулевых символов в СП составляет примерно $0,5 \cdot N$. Однако при $P_k = 5 \cdot 10^{-3} - 10^{-4}$ и $n_A = 100 - 500$ символов вероятность возникновения ошибок такой кратности является событием маловероятным, что подтверждается следующим выражением [6, 7]:

$$P(t' \geq (m+1)/2) = C_{n_A}^{(m+1)/2} \cdot (J \cdot P_k)^{(m+1)/2} \cdot (1 - J \cdot P_k)^{n_A - (m+1)/2}, \quad (2)$$

где P_k – вероятность ошибок по символам на выходе ДКС, J – число ортогональных проверок СК, обеспечивающих размножение (увеличение) ненулевых символов в СП при искажении одного информационного символа в канале связи.

Следовательно, если принять, что кодовая последовательность $T^{(i)}(D)$ СК является последовательностью независимых двоичных символов (битов) с равной вероятностью появления «1» и «0» ($P_1 = P_0 = 0,5$), то при отсутствии ВС коммутаторов сверточного кодека, сформированная СП $S(0) = S_0, S_1, \dots, S_{N=m+1} \dots$ также будет последовательностью независимых двоичных символов с равной вероятностью появления «1» и «0»: $P_1 = P_0 = 0,5$. Таким образом, число ненулевых символов в СП на интервале анализа (наблюдения) l_a будет примерно равным, т.е. $0,5 \cdot N$ символов. Точность равенства повышается с увеличением интервала анализа.

Сложная зависимость формирования символов СП наблюдается при переключении ветвевых подпотоков коммутаторов кодека, когда осуществляется поиск ВС коммутаторов кодека: при включении кодека в работу и при восстановлении ВС коммутаторов. Это определяется переходным процессом в ФПСд, так как каждый входной кодовый символ оказывает влияние на формирование синдромных символов в течение $(m+1)$ тактов: m – количество ячеек памяти регистра сдвига (RG) ФПСд. С целью исключения из анализа символов СП, сформированных при переходном процессе в ФПСд, целесообразно ввести блокировку счетчика ненулевых символов СП устройства ветвевой синхронизации кодека. Однако это автоматически увеличивает время поиска ВС коммутаторов кодека. С целью снижения влияния данной блоки-

ровки на качественные характеристики УВС кодека длину интервала анализа целесообразно выбирать $l_a \ll m$.

Проведенный анализ статистических свойств СП позволяет оптимизировать выбор величины порога « η » счетчика ненулевых символов СП, интервала анализа « l_a » УВС сверточного кодека и ввести следующую методику определения вероятностных и временных характеристик кодеков СК с алгоритмом порогового декодирования (ПД). Задача определения наличия ВС коммутаторов кодека СК с алгоритмом ПД сводится к определению количества ненулевых символов t_{nc} СП на длине интервала анализа l_a и сравнение с выбранным значением порога η : при превышении порога ($t_{nc} > \eta$) принимается решение об отсутствии ВС коммутаторов кодека СК и, наоборот, при ($t_{nc} < \eta$) – о наличии ВС коммутаторов кодека. Со статистической точки зрения эта задача сводится к задаче проверки двух гипотез H_0 и H_1 соответственно с вероятностью ошибок α и β : α – принять гипотезу H_0 , когда верной является гипотеза H_1 , β – принять гипотезу H_1 , когда верной является гипотеза H_0 . Далее условно принимаем, что гипотезе H_0 соответствует отсутствие ВС, а гипотезе H_1 – наличие ВС коммутаторов кодека СК с алгоритмом ПД.

Гипотезы H_0 и H_1 характеризуются условными распределениями вероятностей $P(\varepsilon / H_1)$ и $P(\varepsilon / H_0)$ нормированного числа ненулевых символов ε СП на интервале анализа l_a , т.е. $\varepsilon = t_{nc} / l_a$. Введение блокировки входа счетчика t_{nc} на время переходного процесса в ФПСД позволяет считать, что появление ненулевых символов в СП описывается биномиальным законом распределения, что позволяет существенно упростить расчет вероятностей ошибок α и β .

В соответствии с [6, 7] вероятности ошибок α и β принятия решений относительно гипотез H_0 и H_1 определяются следующими выражениями:

$$\beta = \sum_{t_{nc}=0}^{\eta} \frac{l_a!}{t_{nc}!(l_a - t_{nc})!} \cdot P_0^{t_{nc}} \cdot (1 - P_0)^{l_a - t_{nc}}, \quad (3)$$

$$\alpha = \sum_{t_{nc}=\eta}^{l_a} \frac{l_a!}{t_{nc}!(l_a - t_{nc})!} \cdot P_0^{t_{nc}} \cdot (1 - P_0)^{l_a - t_{nc}}, \quad (4)$$

где l_a – интервал анализа, η – порог принятия решения, $P_0 = \varphi(y / H_j)$ – вероятность появления «1» для гипотез H_j , $j = 0; 1$, $y_\varepsilon = \{y_1, y_2, \dots, y_\varepsilon\}$ – количество наблюдений (опытов).

Выражения (3) и (4) определяют вероятностные характеристики УВС кодека СК с алгоритмом ПД, а именно, вероятность ошибки $\beta = P_{лс}$ – вероятности ложной ветвевой синхронизации коммутаторов кодека СК, а $\alpha = P_{проп.с}$ – вероятности пропуска ветвевой синхронизации или вероятности принятия решения об отсутствии ВС коммутаторов при наличии ВС.

Ввод блокировки входа счетчика ненулевых символов СП при установлении ВС коммутаторов кодека СК с алгоритмом ПД позволяет с достаточной для практики точностью проектирования УВС принять, что в анализируемой СП наблюдается случайный поток равновероятных статистически независимых логических «1» и «0», т.е. $P_0 = 0,5$.

Вышеприведенный материал позволяет выполнить проектирование УВС с заданными техническими характеристиками.

Способ построения УВС, обеспечивающий минимальное время установления ВС коммутаторов кодеков СК с пороговым алгоритмом декодирования

Один из способов построения и технической реализации УВС кодека СК, обеспечивающий минимальное время установления ВС коммутаторов, показан в виде следующей схемы.

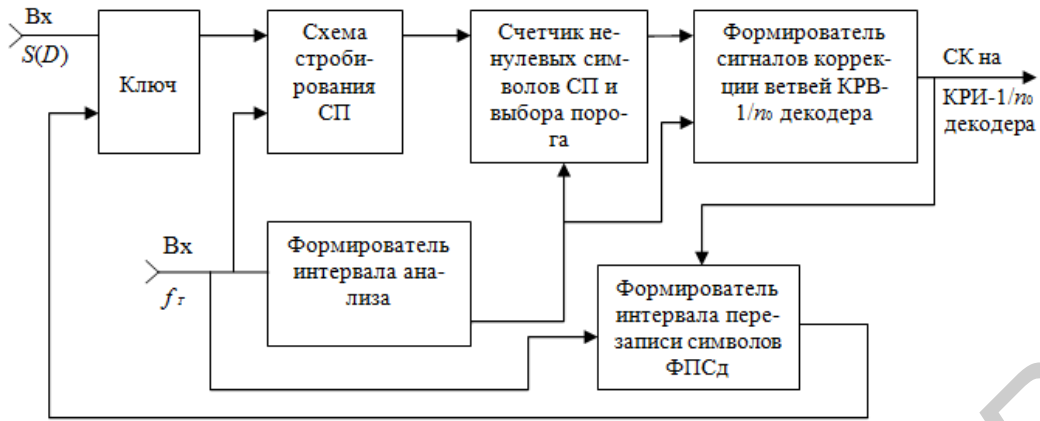


Рис. 2. Схема структурная УВС кода СК, обеспечивающая минимальное время установления ВС коммутаторов кода

УВС кода СК с одним порогом срабатывания работает следующим образом. Сформированные синдромные символы через открытый ключ поступают на схему срабатывания синдромных символов, которые далее поступают на вход счетчика ненулевых символов СП и выбора порога срабатывания. По окончании интервала анализа сигнал с выхода счетчика ненулевых символов СП поступает на вход формирователя сигналов коррекции ветвей КРВ-1/ n_0 декодера. Формирование сигнала коррекции ветвей КРВ-1/ n_0 декодера выполняется по следующему правилу: если количество ненулевых символов СП не превышает порога, то формируется сигнал коррекции с нулевым уровнем (логический «0») и состояние ветвей КРВ-1/ n_0 декодера остается без изменения, и одновременно этим же сигналом блокируется работа формирователя интервала перезаписи символов ФПСд и ключ остается открытым; если же количество ненулевых символов СП превышает порог, то формируется сигнал коррекции с уровнем логической единицы («1»), который осуществляет сдвиг ветвей КРВ-1/ n_0 декодера на одну ветвь, включает в работу формирователь интервала перезаписи символов ФПСд, который соответствующим сигналом закрывает вход ключа для поступления символов СП на схему УВС в течение $(m + 1)$ тактов, где m – количество ячеек памяти регистра сдвига ФПСд. По окончании интервала перезаписи данным блоком формируется сигнал, открывающий вход ключа для прохождения символов СП и начинается новый цикл анализа структуры символов СП. Таким образом работа УВС продолжается до установления ВС коммутаторов кода СК. При установлении ВС коммутаторов кода СК и при наличии ошибок не превышающих корректируемую способность СК порог не будет превышать и формируемый сигнал коррекции ветвей КРВ-1/ n_0 декодера будет иметь всегда уровень логического нуля («0») и переключение ветвей не будет происходить. При нарушении ВС коммутаторов кода СК УВС перейдет в режим восстановления ВС по правилам, описанным выше. В соответствии с [6, 7] среднее время восстановления ВС коммутаторов кода СК определяется выражением:

$$\bar{t}_{\text{восст}} = \bar{t}_{\text{оос}} + \bar{t}_{\text{поиск}} + \bar{t}_{\text{вс}}, \quad (5)$$

где $\bar{t}_{\text{оос}}$ – среднее время обнаружения отсутствия ветвевое синхронизма кода СК, $\bar{t}_{\text{поиск}}$ – среднее время поиска ветвевое синхронизма кода СК, $\bar{t}_{\text{вс}}$ – среднее время установления в ветвевом синхронизме кода СК.

Среднее время установления ветвевое синхронизма кода СК определяется выражением:

$$\bar{t}_{\text{вс}} = \bar{\delta} \cdot (l_a + m), \quad (6)$$

где $\bar{\delta} = \frac{1}{1 - P_{\text{лс}}}$ – среднее число проверок до первого обнаружения ВС коммутаторов кода СК,

m – длительность интервала перезаписи информации в регистре сдвига ФПСд.

Важнейшим параметром УВС кодека СК является коэффициент надежности работы УВС, определяемый следующим выражением:

$$k_{\text{над}} = \bar{t}_{\text{восст}} / \bar{t}_{\text{удер}}, \quad (7)$$

где $\bar{t}_{\text{удер}} = \bar{\nu} \cdot l_a \cdot \varepsilon_0$ – среднее время удержания ВС коммутаторов кодека СК; $\bar{\nu}$ – среднее время наблюдений до первого срыва ВС кодека, которое определяется следующим выражением:

$$\bar{\nu} = 1 / P_{\text{проп.ВС}}, \quad (8)$$

где $P_{\text{проп.ВС}} = 1 - P_{\text{п.ВС}} / 1 - P_{\text{л.ВС}}$ – вероятность пропуска наличия ветвевое синхронизма коммутаторов кодека СК, $P_{\text{п.ВС}}$ и $P_{\text{л.ВС}}$ вероятности соответственно правильного и ложного установления ветвевое синхронизма коммутаторов кодека СК.

Достоинствами данного способа построения и технической реализации УВС кодека СК с алгоритмом ПД являются: минимальное время установления и простота реализации ВС кодека СК.

Недостатками данного способа построения и технической реализации УВС являются: высокая вероятность установления ложной ветвевой синхронизации коммутаторов кодека СК и низкая помехоустойчивость или высокая вероятность срыва ветвевое синхронизма кодека СК. Первый недостаток определяется наличием в передаваемых сообщениях длинных последовательностей, состоящих из нулевых символов, а второй недостаток УВС определяется наличием одного порога или одной решающей схемы. Следовательно, при случайном сбое работы УВС или при поступлении ошибок в 3-4 раза, превышающих корректирующую способность СК, будет превышен установленный порог принятия решения и УВС перейдет в режим восстановления ВС кодека СК. Разработаны способы устранения данных недостатков работы УВС кодеков СК с алгоритмом ПД.

Способ повышения помехоустойчивости и помехозащищенности УВС кодеков СК с алгоритмом порогового декодирования

В [6, 7] рассматривается способ повышения помехоустойчивости работы УВС кодеков СК с алгоритмом ПД при наличии в канале связи ошибок существенно (в 3-4 раза) превышающих корректирующую способность СК, основанный на использовании УВС символов СП с выхода анализатора синдромной последовательности (АСП). Установлено, что использование символов СП с выхода АСП кодека СК вероятность срыва ВС коммутаторов кодека уменьшается на порядок.

Более эффективным способом построения и технической реализации УВС кодеков СК с алгоритмом ПД являются использование в УВС двух порогов или двух решающих схем (РС). Обобщенная структурная схема УВС кодека СК с двумя решающими схемами приведена на рис. 3.

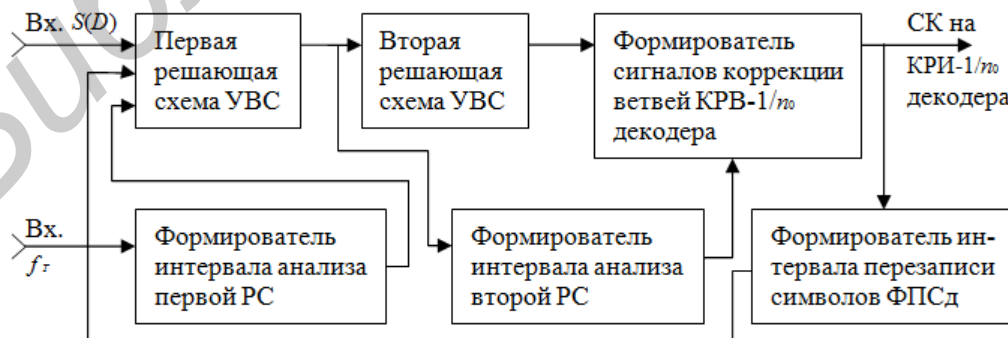


Рис. 3. Схема структурная УВС кодека СК с двумя решающими схемами

Порог принятия решения и принцип работы первой решающей схемы аналогичен УВС, приведенной на рис. 2. Величина порога принятия решения второй РС о наличии или отсутствии ВС коммутаторов кодека СК выбирается, исходя из требований к допустимой вероятности

сти срыва ВС, и на практике не превышает значения $\mu = 3$, а величина интервала анализа второй РС равна $n = 2\mu + 1$. Это означает, что срыв ВС коммутаторов кодека СК произойдет только при трех и более кратном превышении порога первой РС. Вероятность срыва ВС коммутаторов кодека СК при использовании УВС с двумя РС уменьшается в μ раз по сравнению с использованием УВС с одной ОС, т.е.

$$P_{\text{ср.ВС}_2} \approx P_{\text{ср.ВС}_1}^{\mu}, \quad (9)$$

где $P_{\text{ср.ВС}_1}$ – вероятность срыва ВС первой РС.

Недостатком данного способа построения УВС является существенное увеличение (в n раз) времени установления и времени восстановления ВС коммутаторов кодека СК. Кроме того, данные способы повышения помехоустойчивости работы УВС не исключают большую вероятность ложной ВС коммутаторов кодека СК при передаче сообщений, содержащих длинные (200 и более) последовательности, состоящие из одних нулевых символов.

Эффективным способом устранения данного недостатка построения УВС кодеков СК с алгоритмом ПД является использование символов псевдослучайной последовательности (М-последовательностей), которые на передающей стороне (в кодере) накладываются (суммируются по модулю два) на проверочные символы кодовой последовательности [5-7]. Это позволяет устранить на приемной стороне (в декодере) кодовые последовательности, состоящие из одних нулевых символов, как при наличии, так и при отсутствии ВС коммутаторов кодека СК с алгоритмом ПД. Принципы построения УВС кодеков СК на основе использования символов М-последовательностей подробно рассматриваются в [7]. К недостатку построения УВС на основе использования символов М-последовательностей следует отнести ухудшение временных характеристик УВС, а именно увеличение $\bar{t}_{\text{уст.ВС}}$ и $\bar{t}_{\text{восст.ВС}}$. Это определяется тем, что в данных УВС необходимо первоначально установить цикловую синхронизацию (ЦС) генераторов М-последовательностей кодера и декодера, а затем ВС коммутаторов кодека СК.

Заключение

Рассмотренные способы построения и технической реализации УВС кодеков СК на основе использования символов синдромной последовательности и символов М-последовательности не исключают возможность разработки новых способов построения и технической реализации УВС, обеспечивающих качественное улучшение временных и вероятностных характеристик данных устройств. Установлено, что практически не рассмотрены способы построения УВС на основе алгоритма последовательного анализа, а также дополнительные функциональные возможности, которые могут выполнять УВС кодеков СК, как, например, устранение фазовой неопределенности когерентных демодуляторов ФМ и др.

ANALYSIS METHODS OF NON-REDUNDANT SYNCHRONIZATION CODECS OF CONVOLUTIONAL CODES

A.N. DRAPEZA, G.A. VOLOSTNYH, A.I. PARFENIUK, A.I. KOROLEV

Abstract

The methods of building and technical implementation UBS of codecs SC on the basis of the use of symbols syndromic sequence and symbols M-sequences do not exclude the possibility of developing new ways of construction and technical implementation of UBS, providing a qualitative improvement temporal and probabilistic characteristics of these devices.

Список литературы

1. *Касами Т., Токура Н., Ивадари Ё. и др.* Теория кодирования. М., 1978.
2. *Блетхут Р.* Теория и практика кодов, контролирующих ошибки. М., 1986.
3. *Кларк Дж. мл., Кейн Дж.* Кодирование с исправлением ошибок в системах цифровой связи. М., 1987.
4. *Воронов В.Е.* // Известия ВУЗов, серия «Радиоэлектроника». 1972. Том 15. №4.
5. *Гизатулин Р.З., Мартин Ю.Н.* // Вопросы радиоэлектроники. Серия ТПС. Вып. 5. 1972.
6. *Королев А.И.* // Деп. в ВИНТИ №897-СВ. 1986.
7. *Королев А.И.* Ветвевая синхронизация кодеков сверточных кодов. Мн., 1988.