

Министерство образования Республики Беларусь
Учреждение образования
«Белорусский государственный университет
информатики и радиоэлектроники»

УДК 621.382.2/3-048.24

На правах рукописи

ХАТЬКОВ
Александр Александрович

**РАЗРАБОТКА МЕТОДИКИ УСКОРЕННЫХ ИСПЫТАНИЙ ППП
НА ДЛИТЕЛЬНУЮ НАРАБОТКУ**

АВТОРЕФЕРАТ
диссертации на соискание степени
магистра техники и технологии

по специальности 1-39 81 01 Компьютерные технологии
проектирования электронных систем

Минск 2016

Работа выполнена на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Научный руководитель: **БОРОВИКОВ Сергей Максимович**,
кандидат технических наук, доцент кафедры проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Рецензент: **КАЗЕКА Александр Александрович**,
кандидат технических наук, доцент кафедры проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Защита диссертации состоится «24» июня 2016 г. года в 9⁰⁰ часов на заседании Государственной комиссии по защите магистерских диссертаций в учреждении образования «Белорусский государственный университет информатики и радиоэлектроники» по адресу: 220013, г. Минск, ул. П. Бровки, 6 корп. 1, ауд.415, e-mail: kafei@bsuir.by

С диссертацией можно ознакомиться в библиотеке учреждения образования «Белорусский государственный университет информатики и радиоэлектроники».

СОГЛАСОВАНО:

_____ С.М. Боровиков

«__» _____ 2016г.

ВВЕДЕНИЕ

Жизненный цикл современных полупроводниковых изделий достаточно велик и достигает тысячи часов наработки до отказа. Для определения их показателей надёжности обычно проводят так называемые испытания на надёжность, которые заключаются в выработке рабочего ресурса изделий и определения наработки до отказа.

Испытания являются одним из важнейших этапов жизненного цикла изделия. Проведение испытаний позволяет определить пригодность применения материалов для изготовления продукции, проконтролировать качество, а также определить возможность использования технологических приёмов и методов при изготовлении изделий.

Однако, как правило, время проведения испытаний на надёжность является длительным и сравнимо с вырабатываемым ресурсом, а нередко и больше него. Проводить такие испытания невыгодно с точки зрения времени и экономических факторов. По истечению этого времени сами изделия могут потерять актуальность и выпускать их станет нерентабельно.

Выходом из описанной ситуации является проведение ускоренных (форсированных) испытаний. Особенностью таких испытаний является ускорение протекающих процессов в полупроводниковых изделиях в K_y раз (где K_y – коэффициент ускорения испытаний), не приводя при этом к необратимому нарушению самих материалов (то есть, не вызывая искусственных отказов приборов), которые при работе в нормальных условиях не случаются.

Основными способами ускорения испытания являются использование внешних ускоряющих факторов, таких как повышенная температура, электрическая нагрузка, воздействие заряженных частиц и др., а также комбинаций этих факторов, например, температура и электрическая нагрузка одновременно.

Применение повышенной температуры приводит к ускорению протекания физико-химических процессов внутри полупроводниковых структур и, как следствие, старению.

При проведении испытаний первым этапом является их планирование и организация, которая представляет собой методику проведения ускоренных испытаний. Правильный подход к разработке методики позволяет избежать ошибок, недостоверных результатов и предотвратить выпуск некачественной продукции.

Методика проведения ускоренных испытаний является документом, который регламентирует все этапы проведения эксперимента, начиная от формирования выборки изделий и заканчивая подходом к обработке полученных результатов.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы исследования

Методика проведения ускоренных испытаний чаще всего относится к конкретному типу полупроводниковых приборов. Для них индивидуальными являются выбор вида и значения величины ускоряющих внешних факторов, расчёт коэффициента ускорения, типы физико-химических процессов, проходящих в полупроводниковых структурах и т. п.

При организации испытаний полупроводниковых приборов на надёжность в БГУИР на кафедре ПИКС необходимо разработать методику испытаний, т. к. непродуманные действия в масштабе длительности этих испытаний (более полутора лет) могли дать либо большие ошибки в получении результатов, либо другие последствия, вытекающие во временные затраты.

Вопросы, которые требуют проработки в диссертационной работе:

- выбор ускоряющих факторов;
- режим проведения испытаний (значения величины ускоряющих факторов);
- рекомендации по проведению испытаний и обработке результатов;
- время проведения испытаний.

Степень разработки проблемы

В теории надёжности одной из важных проблем является проблема ускоренных испытаний. Решению этой проблемы посвящены научные труды – Д. М. Стасюка, С. М. Боровикова, Ю. В. Янцевич, А. В. Гусева, А. И. Иванова, Г. В. Барбашова, в работе Д. М. Стасюка, С. М. Боровикова решаются практические задачи проведения испытаний на длительную наработку, а также разработки методики ускоренных испытаний.

Цели и задачи исследования

Целью исследования является разработка и апробация методики для планирования ускоренных испытаний на надёжность полупроводниковых приборов определённых типов.

Поставленная цель работы определяет **следующие основные задачи**:

1. Систематизация и анализ текущего состояния проблемы и возможность разработки методики проведения ускоренных испытаний на длительную наработку для рассматриваемых типов полупроводниковых приборов.
2. Разработка непосредственно проекта методики ускоренных испытаний для рассматриваемых типов полупроводниковых приборов.
3. Описание экспериментальной установки для проведения исследований.

Научная новизна

Научная новизна и значимость полученных результатов работы заключается в разработке методики ускоренных испытаний полупроводниковых приборов на длительную наработку на основе проведения ускоренных испытаний, организованных на кафедре ПИКС БГУИР в 2014-2016 гг.

Теоретическая значимость работы заключается в детальном анализе рассмотрения вопросов влияния повышенной температуры на ускоренные испытания полупроводниковых приборов.

Практическая значимость диссертации состоит в разработанной методике ускоренных испытаний полупроводниковых приборов на длительную наработку, которая позволит получить достоверный результат отказов полупроводниковых приборов при длительной работе.

Положения, вносимые на защиту

1. Показывается необходимость и эффективность ускоренных испытаний при оценке количественных характеристик надежности в условиях современного производства. Рассматриваются цели и задачи испытаний на надежность, а также направления проведения ускоренных испытаний. Приводится классификация объектов испытаний, и указываются методы планирования и проведения форсированных испытаний для объектов каждого типа. Дан способ построения оптимальных планов контрольных форсированных испытаний на надежность.

2. Основной задачей программы исследования являлось выявление основных закономерностей дрейфа функциональных параметров БТ, обусловленного влиянием длительной наработки. Причем рассматривались транзисторы серийного производства с отработанной технологией. Планирование и проведение исследований БТ.

3. Разработка методики УИ полупроводниковых приборов на длительную наработку.

Личный вклад соискателя учёной степени

В диссертационной работе представлены материалы исследований, которые являются самостоятельной работой автора. Соискателем выполнены исследования по анализу влияния ускоряющих факторов (температуры и электрического напряжения) на скорость протекания физико-химических процессов в рассматриваемых полупроводниковых приборах и, следовательно, на ускорение старения изделий в процессе испытаний на длительную наработку. На основании этого анализа соискателем разработан проект методики ускоренных испытаний полупроводниковых приборов на длительную наработку.

Разработанная методика была использована при проведении ускоренных испытаний на надёжность совместно с С. М. Боровиковым, Е. Н. Шнейдеровым, И. А. Бурак и А. И. Бересневичем.

Апробация и внедрение результатов исследования

Результаты исследований, вошедшие в диссертацию, докладывались и обсуждались на следующих республиканских и международных конференциях и семинарах: 52 – й Научная конференция аспирантов, магистрантов и студентов БГУИР (г. Минск, ул. П. Бровки, д.6, 4 этаж 25-30 апреля 2016 года).

Отдельные положения диссертации, в частности систематизация методов проведения ускоренных испытаний ППП, описание подготовки плана и статистическая обработка результатов испытаний используются при преподавании курса «Надёжность технических систем».

Публикации

Основные положения работы и результаты диссертации изложены в пяти опубликованных работах общим объемом 15 страниц.

Структура и объём диссертации

Диссертация состоит из введения, общей характеристики работы, четырёх глав с краткими выводами по каждой главе, заключение, список используемых источников.

Во **введении** обоснована актуальность выбранной темы исследования, сформированы цель и задачи диссертационной работы, показана её научная и практическая значимость.

В **первой главе** сделан обзор литературы по теме диссертации, рассмотрены виды (разновидности) планов ускоренных испытаний полупроводниковых приборов, формулируются основные вопросы, решаемые в диссертации.

Во **второй главе** рассмотрены вопросы, связанные с технической подготовкой и проведением ускоренных испытаний. Приводится обзор внешних ускоряющих факторов, которые используются на практике, описание рассматриваемых в диссертационной работе полупроводниковых приборов, а также технические особенности измерения их функциональных параметров.

В **третьей главе** приводятся основные этапы разработки проекта методики ускоренных испытаний, полученные формулы для расчёта коэффициента ускорения и пересчёта режима испытаний в наработку полупроводниковых приборов.

В **четвёртой главе** приводится практическое применение разработанной методики для ускоренных испытаний на надёжность, проводимых в БГУИР на кафедре ПИКС.

Работа состоит из введения, четырёх глав и заключения, списка использованной литературы и приложения. Объём основного текста диссертации – 61 страница. Работа содержит 10 таблиц, 17 рисунков. Библиографический список включает 37 наименований.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

В **введении** рассмотрена необходимость и актуальность проведения ускоренных испытаний полупроводниковых приборов для получения данных о влиянии длительной наработки на значения их функциональных параметров, а также даётся обоснование актуальности темы диссертационной работы.

В **общей характеристике работы** сформулированы ее цель и задачи, показана связь с научными программами и проектами, даны сведения об объекте исследования и обоснован его выбор, представлены положения, выносимые на защиту, приведены сведения о личном вкладе соискателя, апробации результатов диссертации и их опубликованность, а также, структура и объём диссертации.

В **первой главе** на основании анализа литературных источников представлен обзор современных подходов к проведению испытаний полупроводниковых приборов на надёжность, приведены факторы, характеризующие стратегию испытаний, типы экспериментальных данных при периодическом контроле функционирования, а также краткие выводы по главе.

Определено, что чаще всего при проведении ускоренных испытаний полупроводниковых приборов ускоряющими факторами выступают температура и электрический режим. С точки зрения характера статистического материала результатов испытаний будут получены случайные величины, составляющие выборку наработок до отказа, безотказных наработок.

Вторая глава посвящена техническому обеспечению ускоренных испытаний. В ней приводится обоснование выбора рассматриваемых полупроводниковых приборов и их функциональных параметров. Выбранные приборы и их контролируемые параметры сведены в таблицу 1.

Предложены классические схемы измерения функциональных параметров рассматриваемых полупроводниковых приборов, приведённых на рисунке 1.

В качестве ускоряющих факторов, способствующих выявлению потенциально слабых, дефектных мест в полупроводниковых приборах, используются повышенные нагрузки, такие как тепловые воздействия и напряжение на контактах.

Классической количественной характеристикой ускоренных испытаний является коэффициент ускорения K_y , равный отношению времени испытаний при нормальной и повышенной нагрузке для получения заданного количества отказов в этих условиях:

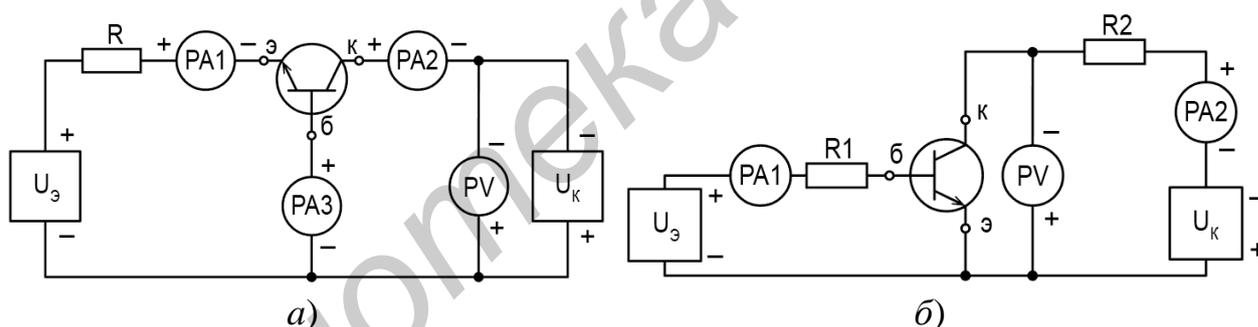
$$K_y = t / t_y,$$

где t – время испытаний при нормальных условиях, без повышенных нагрузок;

t_y – время испытаний при повышенной нагрузке.

Таблица 1 – Некоторые рассматриваемые в диссертационной работе полупроводниковые приборы и их функциональные параметры

Описание полупроводниковых приборов	Тип	Кол-во	Измеряемые параметры	ТУ, примечание
1. Кремниевые эпитаксиально-планарные биполярные составные транзисторы Дарлингтона.	КТ8225А	180	$h_{21Э} \geq 300$; $I_{КЭ0} \leq 0,1$ мА; $U_{КЭ0 гр} \geq 350$ В; $U_{КЭ0 гр} \leq 500$ В	АДБК.432140.818 ТУ $P_{К МАКС} = 155$ Вт; $T_j = +175$ °С; $R_{т пер-кор} = 0,97$ °С/Вт; пластмассовый корпус типа КТ-43 (ТО-218)
2. Кремниевые эпитаксиально-планарные полевые транзисторы с изолированным затвором, обогащением <i>n</i> -канала.	КП723Г	180	$I_{ОСС} \leq 250$ мА; $U_{зи} \geq 1$ В; $U_{зи} \leq 2$ В; $R_{си} \leq 0,028$ Ом	АДБК 432140.415 ТУ $P_{МАКС} = 150$ Вт; $T_j = +175$ °С; $R_{т пер-кор} = 1$ °С/Вт; пластмассовый корпус КТ-28 (ТО-220)



а – $h_{21Э}$ транзисторов КТ872А и транзисторов Дарлингтона КТ8225А
б – $U_{КЭнас}$ транзисторов КТ872А и транзисторов Дарлингтона КТ8225А

Рисунок 1 – Схемы измерения параметров рассматриваемых ППП

На рисунке 1 представлена схема измерения функциональных параметров ППП для биполярных транзисторов.

В третьей главе описаны основные этапы разработки методики проведения ускоренных испытаний рассматриваемых полупроводниковых приборов на надёжность, в частности обоснованы режимы работы испытательной установки и определён коэффициент ускорения испытаний.

В качестве базового (эксплуатационного) режима работы испытываемых устройств, относительно которого подсчитывается коэффициент ускорения, с учётом их функционирования в электронных устройствах и обеспечения высокой надёжности имеет вид:

– коэффициент нагрузки по мощности $K_H^{(P)} = 0,5$;

- коэффициент нагрузки по напряжению $K_H^{(U)} = 0,7$;
- температура окружающей среды, при которой фактор ускорения обычно принимается равным единице, $T_{CP} = +55$ °С.

Коэффициент ускорения испытаний за счёт действия температуры $K_y^{(T)}$ выше значения $T_H = 115$ °С подсчитан по формуле

$$K_y^{(T)} = \exp[E_a \cdot (1/(T_H + 273) - 1/(T_y + 273)) / k] ,$$

где E_a – усреднённое значение энергии активации процессов (значение 0,4 эВ для диапазона температуры 71–150 °С и значение 0,5 эВ для температуры 151–200 °С), ответственных за деградацию, при котором различные дефекты влияют на изменение интенсивности отказов приблизительно одинаково [2, 5]; k – постоянная Больцмана, $k = 8,617 \cdot 10^{-5}$ эВ / °К; T_y – температура ускоренных испытаний в °С.

С учётом $T_y = 175$ °С для испытаний КТ8225А (в тепловой камере завода «Транзистор» ОАО ИНТЕГРАЛ) получено значение

$$K_y^{(T)} = \exp[0,5 \cdot (1/(115 + 273) - 1/(175 + 273)) / 8,617 \cdot 10^{-5}] \approx 7,41.$$

С учётом $T_y = 144$ °С для испытаний КТ8225А (в тепловой камере БГУИР) получим

$$K_y^{(T)} = \exp[0,4 \cdot (1/(115 + 273) - 1/(144 + 273)) / 8,617 \cdot 10^{-5}] \approx 2,30.$$

Определение коэффициента ускорения за счёт напряжения. Коэффициент ускорения испытаний $K_y^{(U)}$ за счёт действия обратного напряжения на коллекторе

$$K_y^{(U)} = \exp[\beta \cdot (U_y - U_H)],$$

где β – константа, $\beta = 0,02 \dots 0,05$ В⁻¹ (худшее значение 0,02 В⁻¹); U_y – обратное напряжение при ускоренных испытаниях; U_H – обратное напряжение, относительно которого подсчитывается коэффициент ускорения испытаний:

$$U_H = K_H^{(U)} \cdot U_{KЭ0,МАХ}.$$

С учётом $U_{KЭ0,МАХ} = 350$ В для КТ8225А по ТУ получено

$$U_H = 0,7 \cdot 350 = 245 \text{ В}.$$

С учётом $U_y = 315$ В для испытаний КТ8225А получено

$$K_y^{(U)} = \exp[0,025 \cdot (315 - 245)] = 5,76.$$

Определение результирующего коэффициента ускорения для транзисторов типа КТ8225А. Результирующий коэффициент ускорения испытаний может быть определён как

$$K_y = K_y^{(T)} \cdot K_y^{(U)} = 2,3 \cdot 5,76 \approx 13,24.$$

В **четвёртой главе** представлено практическое применение разработанной методики проведения ускоренных испытаний на надёжность.

Испытательная установка состояла из источника питания, нагревательной печи, платы предохранителей, коммутационного жгута, помехоподавляющих конденсаторов и непосредственно платы с испытываемыми изделиями. Схема электрическая принципиальная подключения полупроводниковых приборов (на примере биполярных транзисторов) к установке представлена на рисунке 2. Фрагмент установки для испытаний (фотография) представлен на рисунке 3.

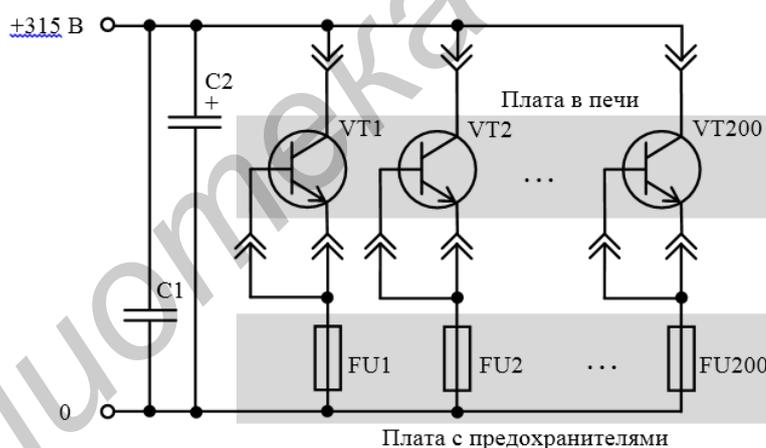


Рисунок 2 – Схема электрическая принципиальная подключения КТ8225А для проведения испытаний на длительную наработку

Эффект ускорения при испытаниях на наработку достигнут одновременно тепловым ($+145^{\circ}\text{C}$) и электрическим ($+315$ В) воздействием на испытываемые приборы. Такая температура удовлетворяла техническим условиям эксплуатации изделий и была подобрана практически так, чтобы исключить как локальный перегрев $p-n$ -переходов в полупроводниковых структурах, так и снижение надёжности точек пайки на плате, расположенной в печи. Прикладываемое напряжение также удовлетворяло условиям эксплуатации изделий и было обусловлено максимальным значением выходного напряжения источника питания. Контроль этих параметров выполнял лабораторный вольтметр, подключённый параллельно к источнику питания, и термометр, установленный в печи.

Коммутация испытываемых изделий с источником питания и предохранителями выполнялась проводом МГТФ-0,5, устойчивому к рабочей температуре печи. Для вывода коммутационного жгута из печи в нижней части её дверцы (см. рисунок 2) было сделано отверстие.

В качестве плат для испытываемых элементов были использованы односторонние макетные платы из стеклотекстолита с шагом отверстий 2,5 мм и толщиной 1,5 мм. В качестве платы предохранителей использовалась самостоятельно изготовленная плата из одностороннего фольгированного стеклотекстолита.

Контроль интересующих параметров изделий осуществлялся через каждые 50...70 часов испытаний. Для этого плата с испытываемыми ИЭТ отключалась от электрической цепи установки и извлекалась из печи. Далее изделия отвозились на Завод «Транзистор» ОАО «ИНТЕГРАЛ», где через переходник (не демонтируя с платы) последовательно подключались к оснастке измерительного оборудования, после чего происходило измерение интересующих параметров.

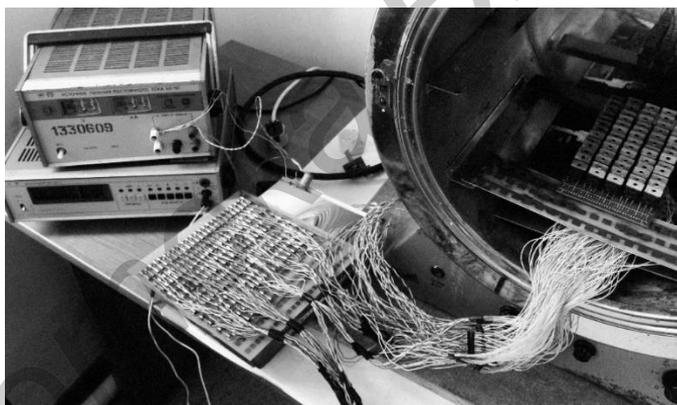


Рисунок 3 – Фрагмент установки в открытом (нефункционирующем) виде для проведения испытаний

Ускоренные испытания служат для получения в укороченный промежуток времени t_y до появления в ППП первого отказа необходимой диагностической информации, по которой можно судить о состоянии ППП при ее дальнейшей технической эксплуатации в течение времени t .

Также в четвёртой главе содержатся краткие основные результаты, полученные по итогам проведения ускоренных испытаний на надёжность рассматриваемых полупроводниковых приборов.

ЗАКЛЮЧЕНИЕ

Основные научные результаты диссертации

1. Выполнен анализ решаемых в диссертационной работе задач и изложены основы общей теории ускоренных испытаний на надёжность полупроводниковых приборов. Выполнен обзор влияния температуры и электрической нагрузки на наработку полупроводниковых приборов: биполярных транзисторов типа КТ872А, составных биполярных транзисторов Дарлингтона КТ8225А, мощных полевых транзисторов КП723Г и стабилизаторов напряжения КР1180ЕН12А. Влияние температур и электрической нагрузки на этапе проектирования необходимо учитывать, это может привести к отказу, на основании этого проводили экспериментальные испытания на надёжность полупроводниковых приборов.

2. Даны рекомендации по проектированию испытательной установки, а также выбору и подключению измерительного оборудования для проведения экспериментальных исследований полупроводниковых приборов: биполярных транзисторов типа КТ872А, составных биполярных транзисторов Дарлингтона КТ8225А, мощных полевых транзисторов КП723Г и стабилизаторов напряжения КР1180ЕН12А.

3. Даны рекомендации по выбору электрического и температурного режима для проведения ускоренных испытаний рассматриваемых полупроводниковых приборов, а также по выбору формул для расчёта коэффициента ускорения испытаний.

4. Разработан проект методики ускоренных испытаний биполярных транзисторов типа КТ872А, составных биполярных транзисторов Дарлингтона КТ8225А, мощных полевых транзисторов КП723Г и стабилизаторов напряжения КР1180ЕН12А на длительную наработку.

5. Выполнена апробация методики на реальных ускоренных испытаниях полупроводниковых приборов на надёжность, проводимых на кафедре ПИКС БГУИР.

СПИСОК ПУБЛИКАЦИЙ СОИСКАТЕЛЯ

Статьи в сборниках материалов научных конференций

1. Хатьков, А.А. Виртуальные лабораторные работы по дисциплине /Теоретические основы проектирования электронных систем безопасности / / Е.Н. Шнейдеров, С.М. Боровиков, Р.П. Гришель, А.А. Хатьков / Материалы IX международной научно-методической конференции (Минск, 3–4 декабря 2015) / Минск 2015. – С.169–174.

2. Хатьков, А.А. / Технические средства защиты информации / Материалы XIV Белорусско-российской научно технической конференции, 25 мая 2016 г., Минск. Минск: БГУИР, 2016. С.165–169.

Тезисы докладов на научных конференциях

3. Хатьков, А.А. Ускоренные испытания полупроводниковых приборов на длительную наработку / С.М. Боровиков, А.А. Хатьков, И.П. Станюш // сб. материалов 52–ой науч. конф. аспирантов, магистрантов и студентов учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (Минск, 23–30 апр. 2016 г.) / Минск: БГУИР, 2016. – С.135–137.

4. Хатьков, А.А. Использование напряжения на р-п-переходе в качестве имитационного фактора для прогнозирования параметрической надёжности биполярных транзисторов большой мощности / А.И. Бересневич, И.П. Станюш, А.А. Хатьков // сб. материалов 52–ой науч. конф. аспирантов, магистрантов и студентов учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (Минск, 23–30 апреля 2016 года) / Минск: БГУИР, 2016. – С.126–129.

5. Хатьков, А.А. Методика ускоренных испытаний полупроводниковых приборов на длительную наработку / С.М. Боровиков, А.А. Хатьков, И.П. Станюш // сб. материалов 52–ой науч. конф. аспирантов, магистрантов и студентов учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (Минск, 23–30 апреля 2016 года) / Минск: БГУИР, 2016. – С.137–140.

6. Хатьков, А.А. Прогнозирование функциональных параметров биполярных транзисторов (имитационный фактор – температура) / А.А. Хатьков // сб. материалов 52–ой науч. конф. аспирантов, магистрантов и студентов учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (Минск, 23–30 апреля 2016 года) / Минск: БГУИР, 2016. В печати.

7. Хатьков, А.А. Ускоренные испытания биполярных транзисторов на длительную наработку Е.Н. Шнейдеров, И.А. Бурак, А.И. Бересневич, И.П. Станюш, А.А. Хатьков // сб. материалов 52–ой науч. конф. аспирантов, магистрантов и студентов учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (Минск, 23–30 апреля 2016 года) / Минск: БГУИР, 2016. В печати.

РЭЗІЮМЭ

Хацькоу Аляксандр Аляксандравіч Распрацоўка методыкі паскораных выпрабаванняў ППП на працяглую напрацоўку

Ключавыя словы: паўправадніковыя прыборы, паскораныя выпрабаванні, біпалярны транзістар.

Мэта рабы: распрацоўка методыкі для планавання паскораных выпрабаванняў на надзейнасць паўправадніковых прыбораў.

Сістэматызацыя і аналіз бягучага стану праблемы і магчымасць распрацоўкі новай методыкі правядзення паскораных выпрабаванняў на доўгую напрацоўку ППП. Праводзіліся даследаванні ўплыву працяглай напрацоўкі на змены функцыянальных параметраў ППП. Правядзенне даследавання ўплыву падвышаных тэмператур у распрацоўваецца методыцы УІ пры працяглай напрацоўкі ППП. Распрацоўка методыкі правядзення УІ пры працяглай напрацоўцы, дазваляе паменшыць час правядзення эксперыменту і больш хутка атрымаць звесткі аб адмове ППП.

Атрыманыя вынікі і іх навізна: выкананы аналіз вырашаемых задач надзейнасці і выкладзены асновы агульнай тэорыі УІ на надзейнасць паўправадніковых прыбораў. Вырашаны асноўныя пытанні, як ўплыў тэмпературы, механічных удараў і электрычнай нагрузкі на напрацоўку БТ. Уплыў падвышаных тэмператур прыводзяць да павышэння тэмпературы і цягне за сабой захапленне току ўцечкі праз закрыццё транзістара, а павышэнне напружання можа прывесці да прабоў закрытага транзістара. Абраны рэжым і разлічана час правядзення паскораных выпрабаванняў. Праведзены выпрабаванні на працяглую напрацоўку крамянёвых БТ n-p-n структуры (тып транзістара - КТ872А). параметраў $U_{КЭнас}$ (залежнасці змены параметраў ад значэнняў напрацоўкі). Распрацаваная методыка дазваляе выбраць фактары УІ на працяглую напрацоўку. Правядзенні УІ, праводзіліся ў фарсіраваным рэжыме работы БТ. Асноўнымі відамі фарсіраваных уздзеянняў пры гэтых выпрабаваннях з'яўляюцца цеплавая і электрычная нагрузкі. Большасць адмоў БТ, звязаных з пагаршэннем электрычных параметраў або прабоём, адбываецца менавіта пры гэтых уздзеяннях. разліку працяглай напрацоўкі паўправадніковых прыбораў.

Ступень выкарыстання: вынікі ўкаранёны ў навучальны працэс НДР.

Вобласць ужывання: паўправадніковая прамысловасць, паўправадніковыя прыборы.

РЕЗЮМЕ

Хатьков Александр Александрович

Разработка методики ускоренных испытаний ППП на длительную наработку

Ключевые слова: полупроводниковые приборы, ускоренные испытания, биполярный транзистор.

Цель рабы: разработка методики для планирования ускоренных испытаний на надёжность полупроводниковых приборов.

Систематизация и анализ текущего состояния проблемы и возможность разработки новой методики проведения ускоренных испытаний на длительную наработку ППП. Проводились исследования влияния длительной наработки на изменения функциональных параметров ППП. Проведение исследования влияния повышенных температур в разрабатываемой методике УИ при длительной наработке ППП. Разработка методики проведения УИ при длительной наработке, позволяет уменьшить время проведения эксперимента и более быстро получить сведения об отказе ППП.

Полученные результаты и их новизна: выполнен анализ решаемых задач надёжности и изложены основы общей теории УИ на надёжность полупроводниковых приборов. Решены основные вопросы, как влияние температуры, механических ударов и электрической нагрузки на наработку БТ. Влияние повышенных температур приводят к повышению температуры и влечёт за собой увлечение тока утечки через закрытие транзистора, а повышение напряжения может привести к пробоем закрытого транзистора. Выбран режим и рассчитано время проведения ускоренных испытаний. Проведены испытания на длительную наработку кремниевых БТ n-p-n структуры (тип транзистора – КТ872А). параметров $U_{КЭнас}$ (зависимости изменения параметров от значений наработки). Разработанная методика позволяет выбрать факторы УИ на длительную наработку. Проведении УИ, проводились в форсированном режиме работы БТ. Основными видами форсированных воздействий при этих испытаниях являются тепловая и электрическая нагрузки. Большинство отказов БТ, связанных с ухудшением электрических параметров или пробоем, происходит именно при этих воздействиях. расчёта длительной наработки полупроводниковых приборов.

Степень использования: результаты внедрены в учебный процесс НИР.

Область применения: полупроводниковая промышленность, полупроводниковые приборы.

SUMMARY

Kharkov Alexander Aleksandrovich

Development of a technique UI accelerated tests for the long operating time

Keywords: Semiconductor Devices, accelerated testing, a bipolar transistor.

The object of study: the development of methods for the planning of accelerated reliability testing of semiconductor devices.

The results and their novelty: analyzed and solved the reliability problems of the fundamentals of the general theory of MI on the reliability of semiconductor devices. Solved the major issues as the effect of temperature, mechanical shock and electrical load on the operating time BT. Influence of elevated temperatures lead to increased temperature and entails leakage current through the transistor closing fascination and voltage increase can lead to breakdown of the closed transistor. Mode is selected and calculated the time of accelerated tests. The tests of the long operating time BT silicon n-p-n structure (type of transistor – KT872A). $U_{KE_{nas}}$ parameters (depending on the variation of the parameters of use values). The developed method allows you to select MI factors for the long operating time. Conducting IA, BT carried out in a forced operation. The main types of forced effects in these tests are the thermal and electrical load. Most BT failures associated with the deterioration or breakdown of the electrical parameters is precisely under these influences. calculation of long-term developments of semiconductor devices.

Degree of use: the results implemented in the educational research process.

Sphere of application: semiconductor industry, semiconductor devices.