

## АНАЛИЗ ВАРИАНТОВ ЗАЩИТЫ ДВУНАПРАВЛЕННОГО БУФЕРА СО СМЕШАННЫМ ПИТАНИЕМ ОТ ВОЗДЕЙСТВИЯ ЭЛЕКТРОСТАТИЧЕСКОГО РАЗРЯДА

О.А. БРЫЛЕВА

*Белорусский государственный университет информатики и радиоэлектроники  
ул. П. Бровки, 6, г. Минск, 220013, Республика Беларусь  
bryleva.bsuir@gmail.com*

Проведен анализ вариантов защиты двунаправленного буфера со смешанным питанием от воздействия электростатического разряда (ЭСР). Также представлена краткая история и этапы развития некоторых методов и способов защиты полупроводниковых структур от разрушающего воздействия ЭСР. Сравнение способов и методов встроенной защиты проводится на основе анализа ключевых показателей и характеристик уже существующих схем защиты, что позволяет незамедлительно применять используемые данные при проектировании новых устройств.

*Ключевые слова:* электростатический разряд, встроенная схема, защитная структура, буфер со смешанным питанием.

Явление возникновения электростатического разряда (ЭСР) имеет место при взаимодействии как минимум двух объектов с разными электростатическими потенциалами. Это взаимодействие порождает мгновенный ток в месте непосредственного контакта тел. Как правило, ЭСР классифицируют по механизмам возникновения и влияния [1]. Наряду с различными вариантами возникновения ЭСР, описаны и широко применяются несколько способов проверки защищенности устройства от воздействия ЭСР. К основным схемам или моделям можно отнести следующие: модель человеческого тела (НВМ), модель заряженного устройства (СДМ), машинная модель (ММ) [2]. Разрушение структуры устройства происходит в основном из-за теплового пробоя при воздействии высоких значений мгновенно возникшего тока и перенапряжения в месте контакта тел. Современные встроенные схемы защиты призваны предотвратить разрушение устройства вследствие воздействия ЭСР.

Защита современных интегральных схем (ИС) предусматривает создание встроенных схем, гарантирующих надежное функционирование устройства. Для организации согласованной работы составных элементов защиты современных ИС с различными напряжениями питания применяют специально разработанные схемы. Основное назначение таких схем в защите подзатворного окисла и предотвращении нежелательных утечек тока между устройствами с разными напряжениями питания. [3]. Для защиты подзатворного окисла без использования в технологии дополнительного процесса создания толстого подзатворного окисла применяется два последовательных nМОП-транзистора в каскадном включении. pМОП – транзистор выходного буфера, расположенный между двунаправленной контактной площадкой и шиной питания, имеет специальные схемы, регулирующие напряжение затвора этого транзистора и напряжение n-кармана во время подачи на контактную площадку сигналов из схемы с большим напряжением питания. В стандартных выходных КМОП-буферах при воздействии положительного ESD-импульса (PS-режим) стрессовый ток отводится через защитный диод между контактной площадкой и питанием, паразитный диод pМОП-транзистора и схему защиты между шинами питания [4].

Двунаправленные схемы со смешанным питанием имеют гораздо худшие характеристики по устойчивости к ЭСР, чем стандартные двунаправленные схемы. Так как напряжение низкоомного режима двух последовательно включенных nМОП-транзисторов больше, а величина тока, при которой происходит температурный пробой, соответственно меньше, чем у одного nМОП-транзистора. Поэтому при организации защиты двунаправленных буферов со смешанным питанием целесообразно применять схему детекции ЭСР, разработанную на основе методики соединения затвора МОП-транзистора с подверженной стрессу контактной площадкой через конденсатор. Схема детекции обеспечивает защелкивание защитного элемента только во время воздействия ЭСР. Данная схема реализуется на управляемом кремниевом диоде (SCR), защелкиваемом с помощью последовательно включенных nМОП-транзисторов (Stacked NMOS Triggered Silicon Controlled Rectifier, SNTSCR). Структура данного элемента реализована в стандартной КМОП-технологии без применения каких-либо модификаций. Более подробное описание принципа работы схемы рассмотрено в работе [5].

Сравнительная характеристика защищенности двунаправленного буфера от воздействия ЭСР со смешанным питанием по модели НВМ с использованием и без использования SNTSCR представлена в табл. 1 [5].

Табл. 1. Характеристика защищенности двунаправленного буфера от воздействия ЭСР со смешанным питанием по модели НВМ с использованием и без использования SNTSCR

| Тип схемы                            | PS-режим<br>$V_{SS(+)}$ кВ | NS-режим<br>$V_{SS(-)}$ кВ | PD-режим<br>$V_{DD(+)}$ кВ | ND-режим<br>$V_{DD(-)}$ кВ |
|--------------------------------------|----------------------------|----------------------------|----------------------------|----------------------------|
| Буфер со смешанным питанием          | 1                          | 3,9                        | 2,8                        | 2,9                        |
| Буфер со смешанным питанием + SNTSCR | 6,8                        | 5,6                        | 6,9                        | 2,9                        |

Организация защиты двунаправленных буферов со смешанным питанием является одной из серьезных проблем защиты современных ИС от воздействия ЭСР. С помощью структуры элемента защиты и правильной подборки параметров схемы детекции ЭСР достигается обеспечение высокого порога устойчивости по ЭСР в сравнении со стандартными схемами.

#### Список литературы

1. *Алексеев, В.Ф., Пискун Г.А.* /Методика оценки устойчивости микроконтроллеров к воздействию разрядов статического электричества при ступенчатом повышении напряжения //Вестник Рязанского государственного радиотехнического университета. – 2012. – № 2 (40).– С.34–40.
2. Электромагнитная совместимость. Часть 4-2. Методы испытаний и измерений. Испытания на устойчивость к электростатическим разрядам : СТБ МЭК 61000-4-2-2006. – Введ. 08.12.06. – Минск : Межгос. совет по стандартизации, метрологии и сертификации : Белорус. гос. ин-т стандартизации и сертификации, 2006. – 27 с.
3. *Ming-Dou Ker, Chien-Hui Chuang.* / Electrostatic Discharge Protection Design for Mixed-Voltage CMOS I/O Buffers. // IEEE J. Solid-State Circuits. Vol. 37. Aug. 2002. № 8. P. 1380.
4. *Волков СИ., Ефимшин А.Ю., Морозов С.А.* / Проблема электростатического разряда и современные методы защиты интегральных схем от него. Часть 1 // Chip News. 2003. № 7. С. 40-49.
5. *Ming-Dow Ker, Chung-Yu Wu.* /Area-Efficient Layout Design for CMOS Output Transistors. //IEEE. Trans. Electron Devices. Vol. 44. April 1997. № 4.